Ein Detektor für das Compton-Polarimeter an der Elektronen-Stretcher-Anlage ELSA

von
Andreas Huwer

Post address:
Nußallee 12
53115 Bonn
Germany

Dezember 1996

Inhaltsverzeichnis

Kapitel 1

Einleitung

Zur Zeit laufen Vorbereitungen, in der Bonner Elektronen-Beschleunigeranlage ELSA[1] (Abbildung 1.1) einen polarisierten Elektronenstrahl[2] zu beschleunigen und für geplante Experimente zur Untersuchung von Polarisationsobservablen bereitzustellen.

Der Elektronenstrahl wird dabei im Synchrotron und im Stretcherring ELSA eine transversale Polarisation in Richtung der Vertikalen auf der Beschleunigerebene aufweisen, da andere Polarisationskomponenten in Kreisbeschleunigern zeitlich instabil sind.

Allerdings treten in ELSA auch für diese Polarisationsrichtung depolarisierende Resonanzen auf, die ohne Gegenmaßnahmen die Polarisation z.T. erheblich verringern würden [Jes93]. Gegenmaßnahmen können allerdings nur dann gezielt ergriffen werden, wenn Analysesysteme aktuelle Strahldaten liefern, die hierfür benötigt werden. Ein solches Analysesystem stellt das Compton-Polarimeter dar, das in Bonn aufgebaut wird. Es soll eine Messung der transversalen Elektronenstrahlpolarisation in ELSA innerhalb weniger Minuten mit einer absoluten Unsicherheit von ca. 2% ermöglichen. Der Einfluß der Messung auf den gespeicherten Strahl ist, im Vergleich mit Streuprozessen des Elektronenstrahls an Restgasatomen in der Beschleunigerröhre, vernachlässigbar.

Thema dieser Diplomarbeit ist die technische Umsetzung eines in [Ham95] vorgeschlagenen Detektorkonzeptes für das Compton-Polarimeter.

---

[1] **ELSA** : **El**ektronen **S**tretcher **A**nlage.

[2] In einem polarisierten Elektronenstrahl ergibt die Addition der Elektronenspins eine nicht verschwindende Resultierende. Steht diese Resultierende parallel (senkrecht) zur Strahlrichtung, so spricht man von longitudinaler (transversaler) Elektronenstrahlpolarisation.

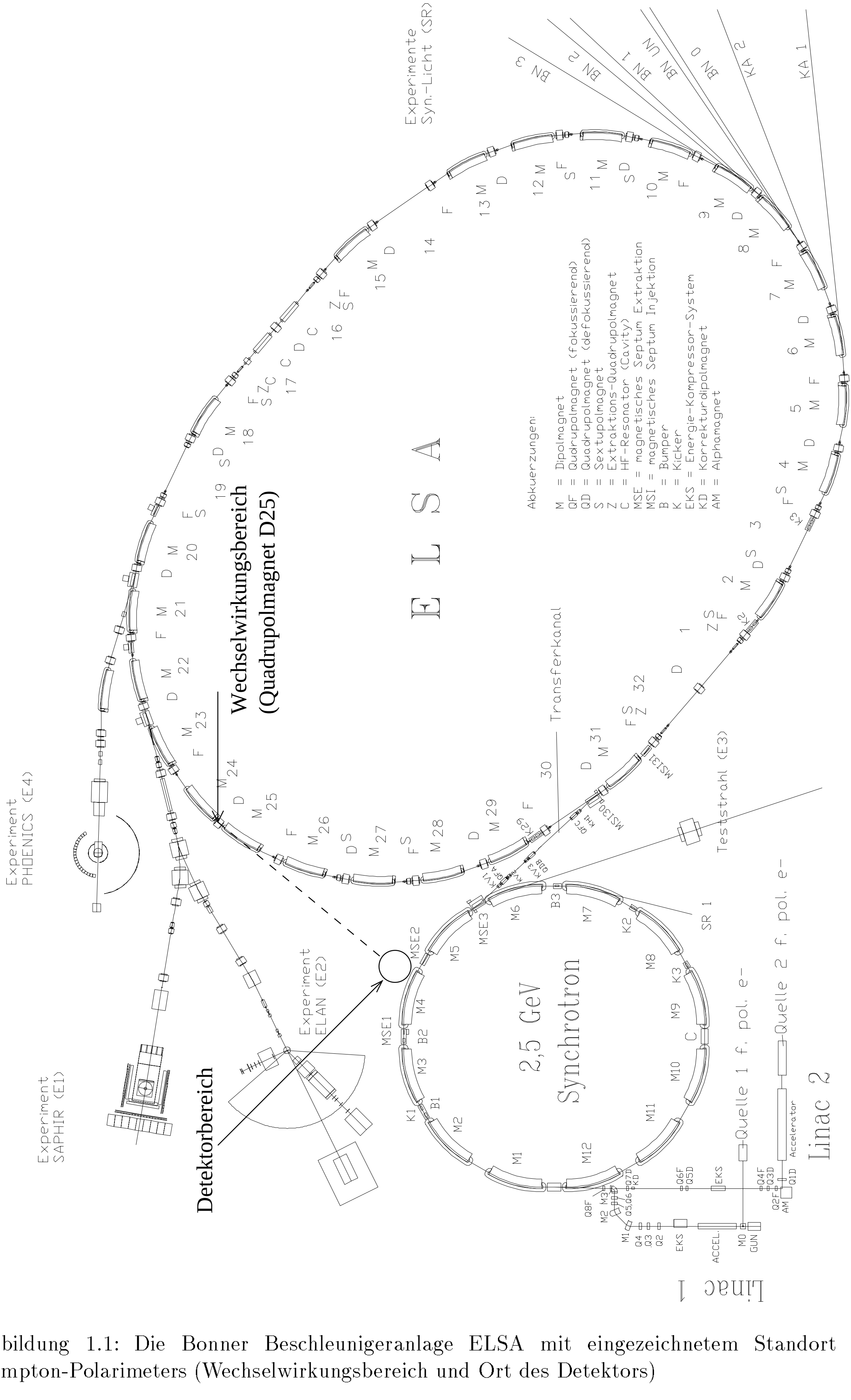


Abbildung 1.1: Die Bonner Beschleunigeranlage ELSA mit eingezeichnetem Standort des Compton-Polarimeters (Wechselwirkungsbereich und Ort des Detektors)

Kapitel 2

Das Compton-Polarimeter

2.1 Das Meßprinzip

Der differentielle Wirkungsquerschnitt für die Comptonstreuung eines zirkular polarisierten Photonenstrahls an einem transversal polarisierten Elektronenstrahl ist sowohl von den kinematischen Größen des Streuprozesses als auch von der Photonenstrahlpolarisation sowie der Elektronenstrahlpolarisation abhängig [Lip54]. Diese Abhängigkeit führt zu einer Asymmetrie in der Ortsverteilung der comptongestreuten Photonen. Eine Messung dieser Asymmetrie erlaubt bei Kenntnis der kinematischen Größen und der Photonenpolarisation die Bestimmung der Elektronenstrahlpolarisation.

2.2 Das Meßverfahren

Das im folgenden beschriebene Meßverfahren, welches auf dem beschriebenen Prinzip beruht, wird im Bonner Compton-Polarimeter zur Bestimmung der transversalen Elektronenstrahlpolarisation angewandt werden [Ham95]:

Ein Laserstrahl, dessen Polarisation zwischen linkszirkular und rechtszirkular umschaltet, wird dem transversal polarisierten Elektronenstrahl in ELSA entgegengeschossen. Im Kreuzungsbereich der Strahlen kommt es zu Comptonstreuung zwischen den Elektronen und den Photonen. Die gestreuten Photonen werden, da die Elektronen nahezu Lichtgeschwindigkeit haben, in Richtung der Elektronenbewegung abgelenkt. Um diese Richtung bilden sie einen Kegel mit einem Öffnungswinkel, dessen Größenordnung ein mrad beträgt (vgl. [Ham95]). Mit einem ortsauflösenden Detektor wird für beide Polarisationsrichtungen des Laserlichts das jeweilige Intensitätsprofil der Rückstreuphotonen in einer Ebene aufgenommen, die senkrecht auf der Mittelachse dieses Kegels steht. In Abbildung 2.1 sind die geometrischen Verhältnisse dargestellt. Die eingezeichnete y-Richtung ist identisch mit der Richtung des Polarisationsvektors des gespeicherten Elektronenstrahles. Für die Intensitätsprofile werden die y-Werte ihrer Schwerpunkte (S^+ für rechtszirkular und S^- für linkszirkular polarisiertes Laserlicht) bestimmt. Aufgrund der polarisationsabhängigen Asymmetrie in der Ortsverteilung der comptongestreuten Photonen weichen S^+ und S^- voneinander ab. Der Abstand, den die beiden Schwerpunkte voneinander haben, ist nach [Ham95] proportional zur transversalen Polarisation des Elektronenstrahls P :

$$S^+ - S^- = \mathcal{D}P. \tag{2.1}$$

Die Proportionalitätskonstante $\mathcal{D}$ wird Analysierstärke genannt und hat die Dimension einer Länge.

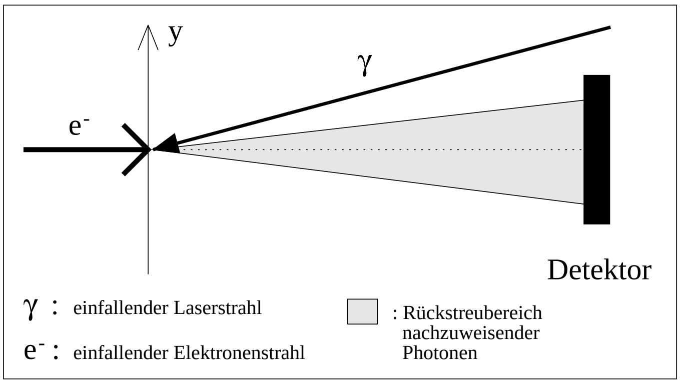


Abbildung 2.1: Skizze der geometrischen Verhältnisse beim Compton-Polarimeter

2.3 Anforderungen an den Detektor

Für den Detektor ergibt sich nach [Ham95] folgendes Anforderungsprofil[1]:

1. Die Energien der nachzuweisenden Rückstreuphotonen, die zur Bestimmung der Schwerpunktsverschiebung detektiert werden sollen, liegen zwischen 10 MeV und 300 MeV. Der Detektor muß keine weiteren Informationen über die Photonenenergien liefern.

2. Der Detektor muß einen polaren Winkelbereich von etwa 1 mrad abdecken.

3. Der polare Winkelabstand der Schwerpunkte beträgt ca. 5 μrad. Dieser soll mit einer Genauigkeit von ca. 2 % bestimmt werden können.

Der Wechselwirkungsbereich zwischen Laserstrahl und Elektronenstrahl liegt im Quadrupolmagneten D25 (vgl. Abbildung 1.1). Der Abstand zwischen dem Wechselwirkungsbereich und dem Detektor beträgt 15m. Dieser Abstand ist den baulichen Gegebenheiten entsprechend maximal gewählt worden[Ham95]. Am Detektorort beträgt der maximale Durchmesser (= 4 σ) des Rückstreukegels ca. 2.5 cm. Die zu erwartenden Rückstreuraten der Photonen liegen für den gewählten Wechselwirkungsbereich bei $10^5 s^{-1}$ [Doll]. Die polaren Winkelabstände nach Punkt 3 in obiger Aufzählung ergeben Schwerpunktsabstände zwischen 68 μm (3 GeV) und 74 μm (1.2 GeV) in 15 m Entfernung vom Wechselwirkungsbereich. Diese müssen somit mit einem Ortsfehler von unter 2 μm aufgelöst werden können.

2.4 Das Konzept des Detektors

Als ortsauflösender Detektor wurde in [Ham95] eine Kombination einer Konverterplatte und eines Siliziumstreifendetektors vorgeschlagen. In der Konverterplatte werden zur Erhöhung der Nachweiseffizienz des Detektors die Photonen in geladene Teilchen (Elektronen und Positronen) konvertiert, die anschließend vom Streifendetektor nachgewiesen werden.

Die Oberfläche des Siliziumstreifendetektors ist in parallele Streifen segmentiert. Durchdringt ein geladenes Teilchen den Siliziumstreifendetektor, so entstehen in den Streifen, die der Teilchenbahn im Detektor am nächsten liegen, Ladungssignale (vgl. Kapitel 3). Hierdurch wird eine

---

[1] Hierbei wurden Elektronenstrahlenergien zwischen 1.2 GeV und 3.0 GeV zugrundegelegt und die Zirkularpolarisation des Laserlichts sowie die transversale Polarisation des Elektronenstrahls zu 100 % angenommen.

ortsauflösende Detektion in einer Richtung der Detektorebene ermöglicht. Während eine feste Polarisation des Photonenstrahles eingestellt ist (Aufnahmezeit) werden die Signale gezählt, die den Durchflug geladener Teilchen in unmittelbarer Streifennähe anzeigen. Jedem Streifen ist hierzu ein individueller Zähler zugeordnet.
Nach der Aufnahmezeit werden die Zählerstände ausgelesen und für das sich hieraus ergebende Intensitätsprofil die Position des Schwerpunkts für die betreffende Polarisation des Laserlichts (S^+ oder S^-) bestimmt.

2.5 Überblick über die Ausleseelektronik

Die Ausleseelektronik, die im Bonner Compton-Polarimeter für die Aufbereitung der Signale des Siliziumstreifendetektors eingesetzt wird, ist in der Lage, die in den verschiedenen Streifen entstehenden Signale parallel zu verarbeiten. Während der gesamten Aufnahmezeit für ein Histogramm ist sie auf keine extern erzeugten Triggersignale angewiesen.

Die Aufnahme eines Intensitätsprofils geschieht in folgender Weise (vgl. Abbildung 2.2): Jedes in einem Streifen erzeugte Signal wird zunächst verstärkt und anschließend einem Schwellenvergleich unterzogen. Übersteigt die Signalhöhe einen extern einstellbaren Schwellenwert, wird ein Triggerpuls erzeugt, der dann von dem zugeordneten Zähler gezählt wird. Die Zählerstände werden im Anschluß an die Aufnahmezeit seriell ausgelesen.
Die Verstärkung des Detektorsignals und der Schwellenvergleich werden hierbei von einem durchgehend parallel und signalgesteuert arbeitenden Verstärkerchip [Kip94] übernommen, während sich die zugeordneten Zähler auf einem separaten Zählerchip [Fis96] befinden, über den auch der zeitliche Ablauf der Auslese gesteuert wird. Die Verbindung dieser Chips untereinander und des Verstärkerchips an den Detektor erfolgt dabei über Bonddrähte[2].

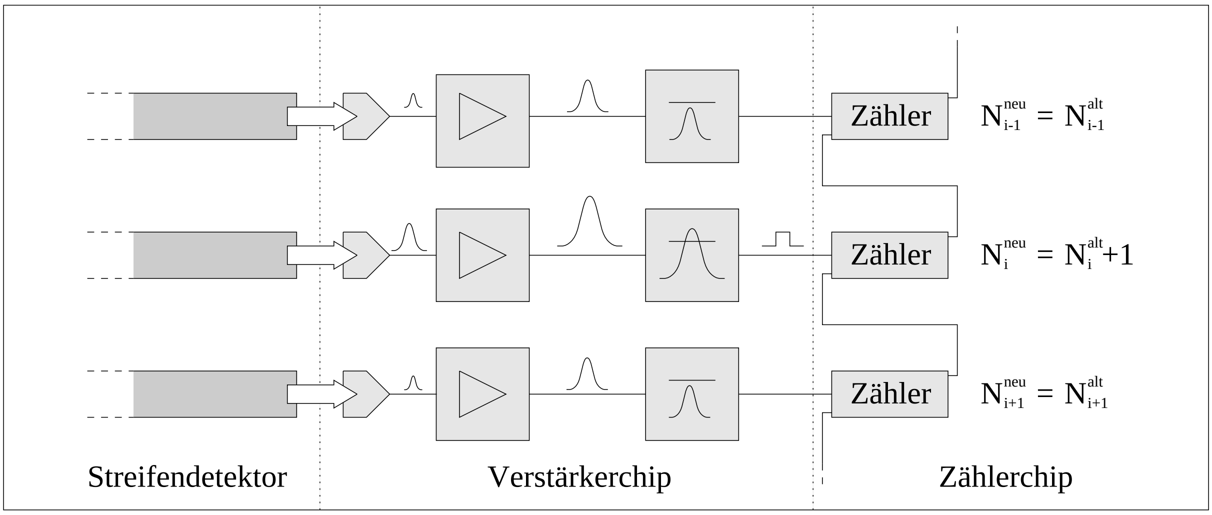


Abbildung 2.2: Das Ausleseschema am Beispiel von drei Kanälen

Gegenüber der am meisten verbreiteten Ausleseelektronik für Siliziumstreifendetektoren, in der nach einem extern erzeugten Triggersignal für ein einzelnes Teilchen jeweils die Signalinformationen aller Streifen ausgelesen und abgespeichert werden, bietet die hier eingesetzte Ausleseelek-

---

[2] Bonddrähte sind feine Aluminium- oder Silberdrähte (typische Durchmesser: 16 - 30 μm), die mittels Ultraschall an speziellen Anschlußflächen, den sogenannten 'Bondpads', befestigt werden und somit eine Verbindung zwischen Bauteilen in der Mikroelektronik herstellen. Das Befestigungsverfahren wird entsprechend 'Bonden' genannt.

tronik folgende Vorteile für den Einsatz im Compton-Polarimeter:

1. **Niedrige Datenverlustrate:** Signale verschiedener Streifen des Detektors können gleichzeitig verarbeitet werden. Während der Aufnahme eines Intensitätsprofils muß die Datennahme nicht für das Auslesen der Daten für jedes detektierte Teilchen unterbrochen werden. Die Totzeit der Datennahme ist also durch die Mindestzeit, die zwischen zwei aufeinanderfolgenden Signalen vergehen muß, um in *einem* Verarbeitungskanal als getrennt erkannt zu werden (Doppelpulsauflösung), gegeben.
2. **Datenreduktion:** Es fallen keine Daten über die Energie oder die Auftreffzeit eines einzelnen Teilchens an, die für das Compton-Polarimeter nicht benötigt werden.
3. **Selbsttriggerung:** Es muß kein externer Triggerpuls erzeugt werden. Hierdurch entfallen auch Synchronisationsprobleme.
4. **Einfache Steuerung:** Es werden keine individuellen Auslese-Zyklen für die Erfassung einzelner Teilchen benötigt.

In [Ham95] wurde gezeigt, daß durch Setzen von Energieschnitten die Analysierstärke erhöht werden kann. Durch die Energieschnitte werden nur solche Photonen gezählt, deren Energien in einem einstellbaren Energiefenster liegen. Mit der Ausleseelektronik für den Siliziumstreifendetektor bleibt die Option zur Setzung von Energieschnitten erhalten, wobei jedoch der Einsatz eines zusätzlichen energieauflösenden Detektors (in [Ham95] wurde ein Bleiglaszähler vorgeschlagen) nötig wird, der immer dann ein Vetosignal erzeugt, wenn die Energie eines Photons außerhalb des eingestellten Energiefensters liegt. Dieses Vetosignal kann an einen Anschluß des Zählerchips gegeben werden, wodurch in diesem die Verbindung zwischen den Eingängen, die mit den Verstärkerchipausgängen verbunden sind, und den Zählern auch während der eigentlichen Aufnahmezeit kurzzeitig unterbrochen wird.

Kapitel 3

Halbleiterdetektoren

In diesem Kapitel soll der Aufbau eines Siliziumstreifendetektors beschrieben und erklärt werden, wie es zur Entstehung der Ladungssignale in den Streifen kommt. Hierfür wird zunächst die Signalentstehung in einer als Detektor verwendeten Halbleiterdiode beschrieben.

3.1 Die Halbleiterdiode

Eine Halbleiterdiode (vgl. Abbildung 3.1) besteht aus schwach dotiertem n-Silizium ($\approx 10^{12}$ Donatoren$/cm^3$), in das an einer Seite eine Zone hochdotierten p$^+$-Siliziums[1] ($\approx 10^{17}$ Akzeptoren$/cm^3$) (vgl. [Hor91]) implantiert ist. Auf der p$^+$-Implantation und auf der gegenüberliegenden n-Seite ist jeweils eine Aluminiumelektrode angebracht. Liegt keine Spannung zwischen den Elektroden, so bildet sich an der Grenze zwischen n- und p$^+$-Zone durch Diffusion der Ladungsträger eine ladungsträgerverarmte Schicht, die sogenannte Depletionsschicht, aus.
Diese Depletionsschicht kann vergrößert werden, indem an die Elektroden eine Spannung in Sperrichtung[2], die sogenannte Bias-Spannung, gelegt wird. Durch Erhöhung der Biasspannung

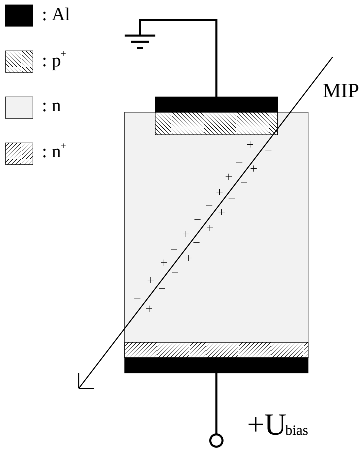


Abbildung 3.1: Schnittbild einer als Detektor verwendeten Halbleiterdiode

---

[1] Das *+* steht hier für *hochdotiert.*

[2] Hierbei wird an die n-Elektrode ein gegenüber der p$^+$-Elektrode positives Potential gelegt.

wächst die Depletionsschicht in die n-Zone[3] hinein. Bei Erreichen der sogenannten Depletionsspannung, die typischerweise im Bereich einiger zehn Volt liegt, ist auf diese Art der gesamte n-Bereich der Halbleiterdiode ladungsträgerverarmt. Durch eine hochdotierte n^+ -Schicht, die die n-Zone von der Aluminiumelektrode trennt, wird hier ein Vordringen der Depletionsschicht bis zum Aluminium verhindert, was durch Elektronendiffusion vom Aluminium in das Silizium einen Zusammenbruch der Depletionsschicht nach sich führen würde.
Im depletierten Zustand wird die Halbleiterdiode als Detektor für geladene Teilchen verwendet: Durchquert ein geladenes Teilchen Silizium, so werden entlang seiner Durchflugbahn Elektronen aus dem Valenzband in das Leitungsband angehoben, es entstehen Elektron-Loch-Paare. Diese werden in der depletierten Diode durch die angelegte Spannung voneinander getrennt. Die Löcher werden zur p^+-seitigen Kathode, die Elektronen zur n^+-seitigen Anode gezogen. In den Elektroden lösen sie durch Influenz Ladungspulse aus, die von einem angeschlossenen ladungsempfindlichen Verstärker in ein der Ladung proportionales Spannungssignal umgewandelt werden können (vgl. Kapitel 4).

Soll eine Aussage über die Anzahl der Elektron-Loch-Paare gemacht werden, die beim Durchtritt eines geladenen Teilchens durch die Halbleiterdiode entstehen, so muß bekannt sein, wieviel Energie dieses Teilchen bei der Durchquerung des Detektors verliert und wieviel Energie zur Erzeugung eines Elektron-Loch-Paares von dem Teilchen aufgebracht werden muß. Der mittlere Energieverlust eines geladenen Teilchens bei Durchquerung von Materie wird durch die Bethe-Bloch-Formel [PDG94] beschrieben. Er nimmt für alle geladenen Teilchen zunächst mit wachsender Teilchenenergie stark ab, um dann bei einer von der Teilchensorte abhängigen Energie minimal zu werden. Dieser minimale Energieverlust ist bei einem bestimmten Medium für alle Teilchen ungefähr gleich. Der anschließende Wiederanstieg des Energieverlustes ist so gering, daß allgemein alle geladenen Teilchen, die eine Energie aufweisen, die größer ist als die Energie, bei der ihr Energieverlust minimal wird, als minimal ionisierende Teilchen oder kurz **MIP**s[4] bezeichnet werden. Die Energie, bei der Elektronen und Positronen minimal ionisierend werden liegt bei 1.6 MeV (vgl. [Kug96]). Die durch Konversion aus den Rückstreuphotonen entstehen haben höhere Energien und werden somit im folgenden als MIPs betrachtet. Der wahrscheinlichste Wert[5] für den Energieverlust eines MIPs bei Durchquerung von 300 μm Silizium[6] beträgt 84 keV [Rai94]. Für die Erzeugung eines Elektron-Loch-Paares sind im Durchschnitt 3.6 eV aufzubringen [Leo87]. Somit ergibt sich der wahrscheinlichste Wert für die Zahl von Elektron-Loch-Paaren, die ein MIP beim Durchqueren von 300 μm Silizium erzeugt, zu 23300.
Die hierdurch in den Elektroden entstehenden Strompulse (23300 Elementarladungen $\approx$ 3.7 fC) haben Pulslängen von bis zu 25 ns [PDG94].

Außer diesen durch Teilcheneinfall erzeugten Ladungen werden auch freie Ladungsträger in der Sperrschicht durch thermische Anregung gebildet und zu den Elektroden gezogen. Diese bilden den Sperrstrom, der eine im Vergleich zum Signal vernachlässigbare zeitliche Variation aufweist.

---

[3] Das Wachstum der Depletionsschicht in die hochdotierte p^+-Schicht ist bei den genannten Dotierungen aufgrund der Ladungserhaltung ca. 10^5 mal geringer als das Wachstum in die nur schwach dotierte n-Schicht, und deshalb vernachlässigbar.

[4] **MIP** : **m**inimum **i**onizing **p**article

[5] Der Mittelwert, der sich nach der Bethe-Bloch-Formel ergibt beträgt 117 keV [Rai94]

[6] 300 μm ist ein typischer Wert für die Dicke der Depletionsschicht in einem Halbleiterdetektor bei voller Depletion.

3.2 Der Siliziumstreifendetektor

Die im vorhergehenden Abschnitt beschriebene Halbleiterdiode kann über den Ort eines nachgewiesenen Teilchens nur die Information liefern, daß dieses Teilchen den Detektorbereich gekreuzt hat. Dort, wo diese Ortsinformation den Anforderungen nicht genügt, kann die Ausführung der Diode abgeändert werden, um genauere Informationen zu erhalten. Dies geschieht beim einseitigen Siliziumstreifendetektor, indem hier bei einer scheibenförmigen Halbleiterdiode die Seite der p^+-Implantation in Streifen segmentiert wird. Insgesamt wirkt der Siliziumstreifendetektor somit wie viele nebeneinander angeordnete lange Halbleiterdioden.
In Abbildung 3.2 ist ein Ausschnitt eines Siliziumstreifendetektors im Querschnitt skizziert. Zur vollständigen Depletierung des Siliziumstreifendetektors wird an ihn eine Spannung gelegt, die etwas höher ist als die Depletionsspannung. Hierdurch wird erreicht, daß leichte örtliche und zeitliche Variationen der Potentiale keine Auswirkung auf die Dicke der depletierten Schicht und somit auf die Nachweiseffizienz des Detektors haben. Diese Spannung muß zwischen der Rückseite und allen p^+-Streifen angelegt werden. Wie die p^+-Streifen dabei auf das benötigte Bias-Potential gebracht werden, hängt von der Art ab, wie die Ausleseelektronik an die Streifen gekoppelt ist. Man unterscheidet hierbei zwischen ac-Kopplung und dc-Kopplung (siehe Abbildung 3.3). Bei der

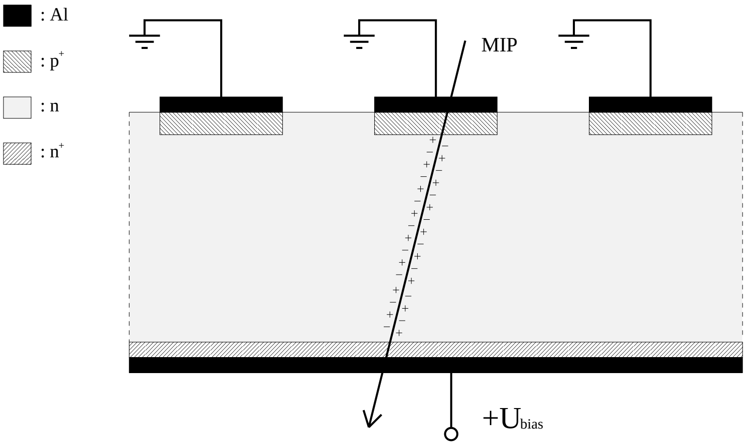


Abbildung 3.2: Schematisches Schnittbild eines Siliziumstreifendetektors

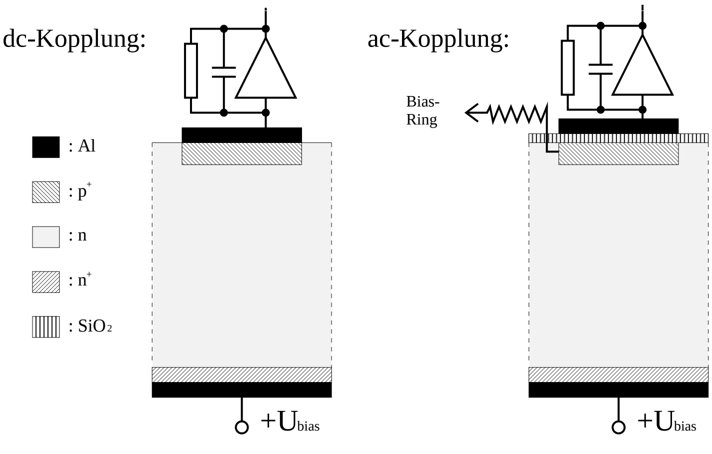


Abbildung 3.3: Kopplungsarten beim Siliziumstreifendetektor

dc-Kopplung sind, wie bei der Halbleiterdiode beschrieben, die Aluminiumstreifen in direktem Kontakt mit den p^+-Streifen, welche dann über den Eingangstransistor des angeschlossenen ladungsempfindlichen Verstärkers auf dem benötigten Bias-Potential gehalten werden können. Bei der ac-Kopplung befindet sich zwischen den Aluminium-Auslesestreifen und den p^+-Streifen eine dünne Schicht des Isolators Siliziumdioxid (SiO_2). Somit bilden Aluminium und p^+-Streifen zusammen einen Kondensator. Das benötigte Potential kann den p^+-Streifen hier nicht über die Ausleseelektrode zugeführt werden. Deshalb befinden sich hier an den Streifenenden (oft mäanderförmige) Polysiliziumwiderstände (Widerstand $\approx 3\ \mathrm{M}\Omega$ [Cac87]), über die die Streifen von einem sie umgebenden potentialführenden Ring (Bias-Ring) auf das Bias-Potential gebracht werden. Der Vorteil dieser Kopplung gegenüber der dc-Kopplung liegt darin, daß hier die Kapazitäten, über die die Streifen ausgelesen werden, verhindern, daß die zeitlich nahezu konstanten Sperrströme in die Verstärker fließen. Da die Sperrströme von Streifen zu Streifen verschieden sein können, kann es bei der dc-Kopplung zu Variationen in der Einstellung der Arbeitspunkte der einzelnen Verstärkerkanäle kommen. Andererseits ist die isolierende SiO_2-Schicht anfällig gegenüber Strahlenschäden, so daß es hier mit der Zeit zu einer Verschlechterung der Detektoreigenschaften kommt.

Der Siliziumstreifendetektor des Compton-Polarimeters ist dc-gekoppelt. Für das Compton-Polarimeter soll nur das höchste durch ein MIP erzeugte Signal weiterverarbeitet werden, da dieses in dem Streifen erzeugt wird, der der Durchflugbahn am nächsten liegt. Die einzige Information, die man anschließend über dessen Höhe benötigt, ist die, daß sie groß genug war, eine Schwelle zu überschreiten, die so hoch sein sollte, daß die Signalhöhen der Nachbarstreifen zu deren Überschreitung nicht ausreichen. Diese Auslesemethode wird auch binäre Auslese genannt. Die binäre Auslese benötigt ein im Vergleich zum üblichen Sperrstrom von 2 nA/Streifen[7] großes Signal (3.7 fC/25ns $\approx$ 150 nA). Die bei der dc-Kopplung in den Verstärker fließenden Sperrströme beeinträchtigen in erster Linie Messungen, die genauere Signalhöheninformationen auch für kleinere Signale benötigen. Für die binäre Auslese sind die Sperrströme bei ausreichender Signalhöhe unkritisch. Andererseits hat die dc-Kopplung den Vorteil, daß der Detektor strahlenresistenter als ein Detektor mit ac-Kopplung ist und somit einmal eingestellte Betriebsparameter, wie zum Beispiel der Vergleichsschwellenwert, für eine längere Betriebszeit beibehalten werden können.

Der Siliziumstreifendetektor für das Bonner Compton-Polarimeter hat eine empfindliche Fläche von 4 cm × 4 cm. Hierdurch ist der Rückstreubereich der Photonen (vgl. Kapitel 2) abgedeckt. Der Mittenabstand der Streifen von 100 μm ermöglicht eine Schwerpunktsbestimmung mit einem Fehler von weniger als 3 μm (nach [Ham95]), der sich durch Anpassung einer Kurve, die sich aus Modellannahmen zur spinabhängigen Comptonstreuung ableiten läßt, an die gemessenen Verteilungen auf weniger als 1 μm reduzieren läßt. Die Anschlußpads für die Streifen befinden sich mit einem Mittenabstand zweier benachbarter Pads ('Pitch') von 200 μm abwechselnd am rechten und am linken Streifenende, so daß an beiden Seiten des Siliziumstreifendetektors jeweils die Hälfte der Streifen ausgelesen werden (vgl. Kapitel 6).

---

[7] Angabe aus dem Datenblatt des verwendeten Siliziumstreifendetektors.

Kapitel 4

Der Verstärkerchip

Für die Auslese des Siliziumstreifendetektors stehen mehrere in bipolarer[1] Technologie hergestellte 64-Kanal-Verstärkerchips zur Verfügung, die im Lawrence Berkeley Laboratorium der Universität von Kalifornien ursprünglich für einen Einsatz im SSC[2]entwickelt worden sind [Kip94]. Mit ihnen ist eine parallele und selbsttriggernde Verarbeitung der Detektorsignale möglich (vgl. Abschnitt 2.5). Da die einzelnen Verstärkerkanäle identisch sind und unabhängig voneinander arbeiten, wird sich die Beschreibung im folgenden auf einen Kanal beschränken. Die Funktionen, die ein Verstärkerchipkanal erfüllt und auf deren Realisierung im nächsten Abschnitt genauer eingegangen werden soll, lassen sich wie folgt zusammenfassen :

- *Ladungsintegrierende Signalverstärkung*:

  Detektorsignale werden in Spannungssignale konvertiert, die der integrierten Ladung entsprechen. In dieser Gesamtladung liegt die Information über die Entfernung, die ein MIP beim Durchqueren des Detektors von dem betreffenden Auslesestreifen hatte, also die Information, die für den späteren Schwellenvergleich benötigt wird. Durch einen Rückkopplungswiderstand wird das Ausgangspotential des integrierenden Verstärkers zurückgesetzt, da es sonst nach kurzer Zeit einen Sättigungswert erreichen würde und der Vorverstärker somit keine weiteren Eingangssignale verarbeiten könnte.

- *Shaping (Pulsformung)*:

  In einem Shaper wird durch bandbreitenbegrenzte Verstärkung eine Pulsformung der Signale bewirkt. Es werden hierbei hauptsächlich Spannungsamplituden der Frequenzen verstärkt, die hohe Anteile im Fourierspektrum der Detektorsignale aufweisen. Die hierdurch von der Verstärkung ausgeschlossenen Spannungsamplituden sind größtenteils dem Rauschuntergrund zuzuordnen. Der Shaper dient also der Rauschunterdrückung. Die Pulsformung beginnt bereits im integrierenden Vorverstärker durch die Rücksetzung des Ausgangspotentials.

- *Diskrimination an einer Schwelle*:

  Die so geformten Spannungspulse werden mit einer Spannungsschwelle verglichen, die von außen am Chip einstellbar ist. Die relative Genauigkeit, mit der dieser Schwellenvergleich durchgeführt werden kann, steigt mit der Verstärkung, die ein Detektorsignal bis zum

---

[1] In der bipolaren Technologie tragen zum Ladungstransport in den Transistoren sowohl Elektronen als auch Löcher bei.

[2] **SSC: S**uperconducting **S**uper **C**ollider.

Schwellenvergleich erfahren hat, da hierdurch der relative Einfluß des Rauschens und der absoluten Einstellungenauigkeiten der Schwelle verringert wird. An das Design dieses Verstärkerchips wurde die Forderung gestellt, daß Detektorsignale bis zum Schwellenvergleich auf mindestens 100 mV/fC verstärkt werden [Kip94].

4.1 Funktionsweise eines Verstärkerchipkanals

Abbildung 4.1 zeigt ein Blockschaltbild eines Verstärkerchipkanals, wobei nur die Funktionsblöcke dargestellt sind, die für die Anwendung im Compton-Polarimeter wichtig sind[3].

Das vom Detektor kommende Signal durchläuft zunächst drei Verstärker, bevor es in den Block eintritt, in dem der Schwellenvergleich stattfindet. Der Integrator erzeugt ein der Signalladung proportionales Spannungssignal, das durch die beiden folgenden Verstärker linear verstärkt wird. Der dritte Verstärker ist mit dem zweiten über einen Koppelkondensator verbunden, der dafür sorgt, daß ein Gleichspannungsuntergrund am Ausgang des zweiten Verstärkers vom dritten nicht mitverstärkt wird. Dies ist an dieser Stelle notwendig, da durch den zweiten Verstärker bereits der Gleichspannungsuntergrund am Ausgang des Integrators verstärkt wird. Eine weitere Verstärkung würde den dynamischen Bereich des dritten Verstärkers verkleinern. In Analogie zur ac-Kopplung, die im vorigen Kapitel beschrieben wurde, spricht man auch hier von ac-Kopplung zwischen den Verstärkern.

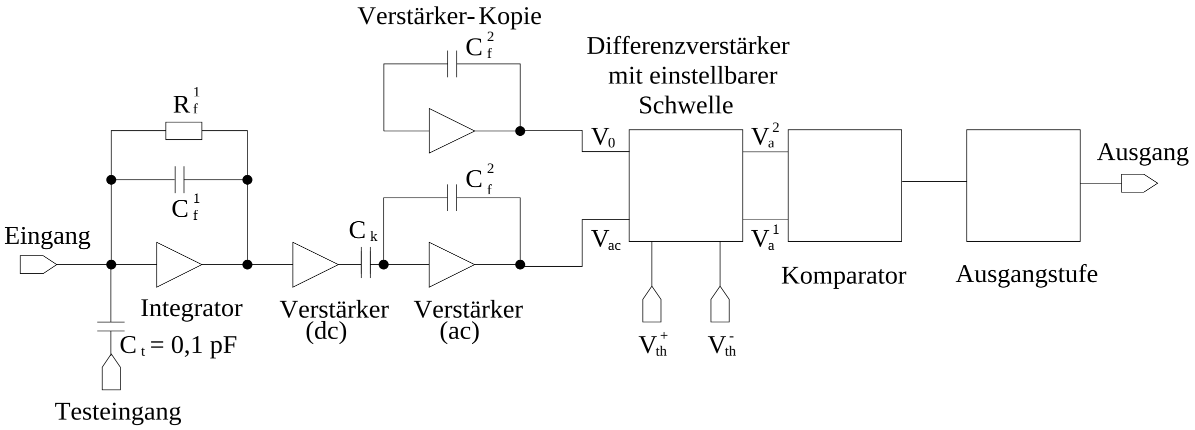


Abbildung 4.1: Ein Kanal des Verstärkerchips

Das Ausgangspotential des ac-gekoppelten Verstärkers V_{ac} ist mit dem ersten von zwei Funktionsblöcken verbunden, in dem der Schwellenvergleich durchgeführt wird. Der Schwellenvergleich für die binäre Auslese geschieht in einer Kombination aus einem Differenzverstärker mit einstellbarer Schwelle und einem Komparator nach folgender Methode:

Die Differenz der Ausgangspotentiale $\Delta V_a := V_a^1 - V_a^2$ des Differenzverstärkers bildet sich aus den Eingangspotentialen V_{ac} und V_0 sowie den Schwellenpotentialen V_{th}^+ und V_{th}^- nach der Formel:

$$\Delta V_a = v(V_{ac} - V_0) - (V_{th}^+ - V_{th}^-) \tag{4.1}$$

---

[3] Jeder Kanal enthält neben den dargestellten Funktionsblöcken eine Schaltung zur Kompensation signalhöhenabhängiger Schaltzeitpunktsverschiebungen (Timewalk), die wichtig wird, wenn genaue Zeitinformationen über die nachgewiesenen Teilchen benötigt werden.

Hierbei ist v die Verstärkung des Differenzverstärkers. Der anschließende Komparator erzeugt ein Ausgangssignal, wenn ΔV_a positiv wird. Hierzu muß nach Gleichung 4.1 die verstärkte Eingangspotentialdifferenz $v(V_{ac} - V_0)$ größer sein als die differentiell festgelegte Schwelle $U_{th} := V_{th}^{+} - V_{th}^{-}$.

Wie zu erkennen ist wird hier nicht das Potential V_{ac} direkt mit einem Schwellenpotential V_{th} verglichen. Sämtliche Größen, die hier miteinander verglichen werden sind differentiell bestimmt. Dies macht diesen Vergleich unabhängig von durch äußere Störungen verursachten Potentialvariationen , wenn beide zu einer Differenz beitragenden Potentiale von diesen Schwankungen in gleicher Stärke beeinflußt werden. Die beiden Schwellenpotentiale V_{th}^{+} und V_{th}^{-} werden dem Chip von einer externen Spannungsversorgung zugeführt. Die Versorgungsleitungen sind dabei immer dicht beieinander, so daß sie der Forderung nach gleicher Beeinflußung gerecht werden. Das Potential V_0, das zum Schwellenvergleich von V_{ac} abgezogen wird, soll möglichst genau die Höhe haben, die V_{ac} hat, wenn kein Signal am Eingang des ac-gekoppelten Verstärkers anliegt, da dann die Differenz aus den beiden Potentialen jeweils die aktuelle Signalhöhe wiedergibt. Dieses Potential wird in jedem Kanal durch eine exakte Kopie des ac-gekoppelten Verstärkers bereitgestellt. Würde V_0 auf diese Weise nur einmal auf dem gesamten Chip bereitgestellt und über Leitungen an die einzelnen Kanäle gelegt, so könnte die Differenz $V_{ac} - V_0$ nicht als Maß für die aktuelle Signalhöhe genommen werden, denn bei der Fabrikation eines Mikrochips unterliegen die Prozeßparameter lokalen Variationen, die sich insbesondere über die Gesamtfläche des Chips gesehen auch in Form von unterschiedlichen Ausgangsruhepotentialen theoretisch gleicher Bauteilgruppen auswirken können. Diese Variationen sollten jedoch auf dem lokal sehr eng begrenzten Bereich eines einzelnen Chipkanals ohne Auswirkung bleiben.

In [Kip94] wird der Wert der Verstärkung, die ein für einen Siliziumstreifendetektor typisches Ladungssignal bis zum Schwellenvergleich erfährt[4], mit 170 mV/fC angegeben. Damit liegt die erreichte Verstärkung deutlich über der Mindestforderung von 100 mV/fC. Die Verstärkungswerte beziehen sich hierbei immer auf speziell geformte Pulse, da das Bandpaßverhalten aller Verstärkerstufen zusammen dafür sorgt, daß die Signalverstärkung von der Pulsform abhängt.

Die Doppelpulsauflösung in einem Kanal des Verstärkerchips beträgt 122 ns für ein 4 fC Eingangssignal [Kip94]. Die erwartete Auftreffrate konvertierter Teilchen auf die Gesamtfläche des Detektors beträgt ca. $6 \cdot 10^4$ s^{-1} [Ham95]. Durchschnittlich trifft also alle 17 μs ein Teilchen auf einer beliebigen Stelle des Detektors auf. Ein erkennbarer Datenverlust ist also mit dieser Doppelpulsauflösung nicht zu befürchten.

Übersteigt ein Signal den eingestellten Schwellenwert, so wird vom Komparator ein Transistor geschaltet, dessen Kollektorstrom dadurch von vorher annähernd 2 auf 17 μA ansteigt. Dieser Strom wird verstärkt und an die Primärseite eines Stromspiegels (vgl. AnhangA zur Erklärung der Funktionsweise eines Stromspiegels) weitergeleitet, der die Ausgangsstufe des Verstärkerchipkanals bildet(vgl. Abbildung 4.2). Da es sich hierbei um einen aus zwei gleichen Transistoren aufgebauten Stromspiegel handelt, ist die Stromverstärkung zwischen dem primären Komparatorstrom I_k und dem gespiegelten Strom I_d eins. An Abbildung 4.2 erkennt man, daß das Eingangspotential des mit dem Verstärkerchipausgang verbundenen Zählerchipkanals durch den Sekundärstrom I_d gegen das Potential DGND[5] gezogen wird. Das Potential DGND ist das digitale Massepotential des Zählerchips, das durch einen Bonddraht mit der Ausgangsstufe des Verstärkerchips verbunden ist. Das hierdurch entstehende Signal nennt man entsprechend Stromsignal.

Durch die Wahl eines solchen Stromsignals als Ausgangssignal wird erreicht, daß die Potentiale von Verstärkerchip und Zählerchip während der meisten Zeit (wenn kein Signal am Ausgang anliegt) durch den sehr großen Ausgangswiderstand des gesperrten Transistors T_2 getrennt sind und somit das Vordringen von digitalen Signalen des Zählerchips über die Schnittstelle bis zum

---

[4] Hier entspricht dem Ladungssignal die Spannung $v(V_{ac} - V_0)$.

[5] **DGND :**digital ground

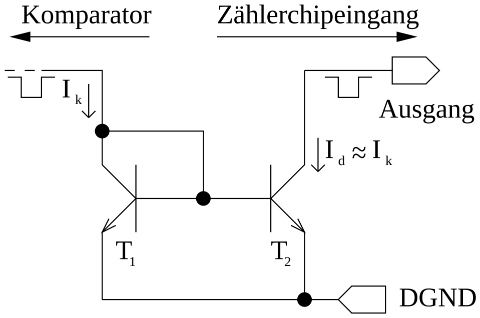


Abbildung 4.2: Der Ausgangsstromspiegel eines Vorverstärkerchipkanals

Verstärkerchip unterdrückt wird. Die Stromsignale, die an den Zählerchip gelangen haben Amplituden von ca. 35 μA und Weiten zwischen 50 ns und 100 ns bei einer eingestellten Schwelle von $U_{th} = 100$ mV [Kip94].

4.2 Die Schwelleneinstellung

Bei der Wahl der Diskriminatorschwelle (U_{th})muß der Einfluß des Rauschens auf das Signal beachtet werden. Die Rauschamplituden sind um den Mittelwert Null normalverteilt [Krue95]. Aus diesem Grund wird die Rauschspannung durch ihr Schwankungsquadrat σ^2 quantifiziert, das folgendermaßen definiert wird[Mue79]:

$$\sigma^2 := \overline{a(t)^2} = \lim_{T\to\infty} \frac{1}{2T} \int_{-T}^{+T} [a(t)]^2 dt \tag{4.2}$$

Hierbei ist $a(t) := A(t) - \overline{A}$ mit der Rauschamplitude $A(t)$ und derem zeitlichen Mittelwert $\overline{A}$. Häufig wird auch die Angabe des Wertes $\sigma := \sqrt{\overline{a(t)^2}}$, der als Effektivwert der Rauschgröße a bezeichnet wird, zur Rauschquantifizierung benutzt.

Diese Definition von σ ist die Grundlage für die Einheit ENC (**e**quivalent **n**oise **c**harge), die in der Literatur, die sich mit Auslesesystemen für Halbleiterdetektoren beschäftigt, üblicherweise zur Rauschquantisierung benutzt wird. Da die Eingangssignale dieser Systeme Ladungspulse sind lautet die Definition (siehe z.B.:[Krue95]):

$$ENC := \frac{\text{effektive Rauschspannung } \sigma \text{ am Ausgang}}{\text{Ausgangsamplitude für eine Elementarladung e am Eingang}} \tag{4.3}$$

Der ENC Wert gibt also an, wie groß die Amplitude eines Eingangssignals sein müßte, um am Ausgang die Höhe der effektiven Rauschspannung zu haben. Mit einer Diskriminatorschwellenhöhe der vierfachen effektiven Rauschspannung(Standardabweichung der Gaußverteilung) werden 99,9968% der durch Rauschen verursachten Scheintreffer in einem Detektorstreifen diskriminiert. Wird weiterhin angnommen, daß ein Eingangssignal der Ladung von 23300 Elementarladungen einem Treffer entspricht, und daß ein geeigneter Schwellenwert eines Diskriminators bei 2/3 der daraus hervorgehenden Signalhöhe liegt, so sollte der ENC-Wert des Verstärkerkanals an der Stelle der Diskrimination den Wert 3900 nicht übersteigen. In [Kip94] ist für den Verstärkerchip ein

ENC-Wert von 1300 bei Verwendung eines Detektors einer Kapazität von $C_b = 14pF$ angegeben. In Abschnitt 7.1 wird eine obere Grenze der Kapazität unseres Detektors bestimmt. Es gilt $C_d < 2.4pF$. Da das Rauschen mit der Detektorkapazität zunimmt (vgl. [Krue95]), erkennt man, daß bei einer Einstellung der Diskriminatorschwelle auf 2/3 der wahrscheinlichsten Signalhöhe die Zählung von Scheintreffern durch Rauschen nahezu auszuschließen ist.

4.3 Der Testeingang

Für die Einstellung des Schwellenwertes des Diskriminators steht auf dem Verstärkerchip ein Testeingang zur Verfügung. Über diesen können dem Chip Signale zugeführt werden, die Ladungssignale eines Siliziumstreifendetektors simulieren. Wie man in Abbildung 4.1 sieht ist dieser Eingang über einen Kondensator der Kapazität C_{cal} (C_{cal} = 0.1 pF) mit dem Eingang des ladungsempfindlichen Verstärkers verbunden. Legt man an den Testeingang einen Spannungspuls der Amplitude U_{cal}, so wird am Eingang des ladungsempfindlichen Verstärkers ein Puls der Ladung $Q_{cal} = C_{cal} \cdot U_{cal}$ erzeugt. Sollen z. B. Pulse der Ladung 4fC (entsprechend ca. 25000 Elementarladungen) erzeugt werden, so ist an den Testeingang einen Spannungspuls der Amplitude 40 mV zu legen. Aus dem Vergleich der Anzahl der Eingangspulse mit der Anzahl der Ausgangspulse bei verschiedenen Einstellungen der Schwelle, kann eine geeignete Schwelleneinstellung bestimmt werden. Die Ausgangssignale können hierzu, wenn der Verstärkerchip schon mit dem Zählerchip verbunden ist, über den ODER-Ausgang des Zählerchips betrachtet werden (siehe hierzu 5.3.2).

Am Chip gibt es für die Testeingänge der einzelnen Kanäle nur vier Anschlußpads(cal a,...,cal d). Man kann dennoch jeden Kanal des Verstärkerchips für die Schwelleneinstellung betrachten, da über jedes dieser Anschlußpads die Testeingänge von je 16 Kanälen erreichbar sind.

Alle äußeren Anschlüsse des Chips sind in Abbildung B.2 des Anhangs B dargestellt.

Kapitel 5

Der Zählerchip

Die vom Verstärkerchip kommenden Komparatorsignale müssen kanalweise gezählt werden. In der digitalen Elektronik werden Binärzähler eingesetzt. Diese bestehen aus einer Anzahl von Flip-Flops. Die Ausgangspotentiale der Flip-Flops stellen bei Binärzählern technische Realisierungen von Binärstellen, sogenannten Bits, dar. In diesem Sinne spricht man auch von N-Bit-Zählern. Bevor im nächsten Unterabschnitt auf das Funktionsprinzip der auf dem Zählerchip realisierten 15-Bit-Zähler eingegangen wird, soll zunächst eine allgemeinere Behandlung des Begriffes 'N-Bit-Zähler' vorangestellt werden, die zur Beschreibung eines sehr häufig benutzten Zählers, des Dualzählers führt.
Jede aus N Bits bestehende Anordnung (Bit1, ..., BitN), die durch Taktsignale eine maximale Anzahl von A verschiedenen Zuständen[1] (inklusive Anfangszustand) in umkehrbar eindeutiger Weise durchläuft, kann als Zähler bis zur Zahl A-1 verwendet werden, wenn der Anfangszustand bekannt ist. Der jeweilige Zustand der Anordnung wird hierzu mit der Zahl der Taktsignale identifiziert, die bis zu dessen Erreichen, ausgehend vom Anfangszustand als Zahl 0, erfolgt sein müssen. Durch den A-ten Taktpuls wird die umkehrbare Eindeutigkeit der Zuordnung unterbrochen, da der hiernach erreichte Zustand durch einen weiteren Taktpuls wieder in sich selbst oder in einen schon durchlaufenen Zustand überführt wird. Wird er wieder in den Anfangszustand überführt, so kann jeder in der Folge durchlaufene Zustand als Anfangszustand gewählt werden. Da jedes Bit in der technischen Realisierung eines N-Bit-Zählers durch ein Flip-Flop ersetzt wird, wird in der Regel versucht, die erforderliche Größe von A durch einen aus möglichst wenigen Bits bestehenden Zähler zu realisieren. In diesem Sinne sind solche N-Bit-Zähler optimal, bei denen die Zahl A ihren theoretischen Höchstwert 2^N annimmt.
Ein einfaches Beispiel für einen Zähler, bei dem dies der Fall ist, ist ein asynchron getakteter Dualzähler. Eine an den Eingang des ersten Flip-Flops gelegte Folge von Taktpulsen wird von diesem mit halbierter Frequenz an den Eingang des zweiten Flip-Flops weitergegeben, der ebenfalls als Frequenzhalbierer arbeitet. In dieser Weise werden für einen N-Bit-Dualzähler N frequenzhalbierende Flip-Flops hintereinander angeordnet. Wird nun das Ausgangspotential jedes Flip-Flops mit einem Bit identifiziert und der aus N Nullen bestehende Zustand als Anfangszustand gewählt, so entspricht der jeweilige Zustand der N-Bit-Anordnung der Dualzahl, die die Anzahl bis dahin erfolgter Taktpulse darstellt. Das i-te Bit repräsentiert hierbei die Dualziffer 2^{i-1}. Die Zahl der erfolgten Taktpulse ergibt sich dann, indem man die Dualziffern aller von Null verschiedener Bits addiert. Der Dualzähler heißt asynchron getaktet, da nur das erste Flip-Flop durch das Taktsignal angesteuert wird. Die nachfolgenden Flip-Flops bekommen Taktsignale einer anderen Frequenz, die außerdem um die Summe der Schaltzeiten der vor ihnen liegenden Flip-Flops versetzt sind.

Zur Auslese der Zählerstände gibt es zwei Verfahren: Bei der parallelen Auslese werden alle

---

[1] Ein Zustand ist hier eine bestimmte Kombination von Nullen und Einsen in den N Bits

Flip-Flop-Ausgänge mit jeweils einer Leitung verbunden, und durch einen Triggerpuls werden die jeweiligen Potentiale über diese Leitungen an eine Ausleseeinheit oder einen Zwischenspeicher übergeben. Diese Auslesemethode ist sehr schnell, da zunächst nur ein Triggerpuls für die Auslese benötigt wird und die Flip-Flops sofort anschließend wieder in den Ausgangszustand versetzt werden können. Andererseits muß hier an jedes Flip-Flop eine Leitung gelegt werden, die dieses mit einer Zwischenspeicherstelle oder einen Multiplexer verbindet. Hierfür ist, insbesondere wenn viele Zähler auf einem Baustein wie dem Zählerchip untergebracht werden müssen, ein hoher Schaltungs- und Platzaufwand nötig.
Bilden die Flip-Flops eines Zählers zusammen ein Schieberegister, so können ihre Inhalte (bzw. ihre Ausgangspotentiale) auch seriell ausgelesen werden. Ein N-Bit-Schieberegister ist eine Hintereinanderanordnung von N Flip-Flops, wobei jedes nach einem erfolgten Taktsignal den Wert annimmt, der vor dem Taktsignal an dessen Eingang anlag. Das letzte Flip-Flop zeigt dann durch wiederholtes Takten nacheinander die Werte der vor ihm stehenden Flip-Flops an. Um ein N-Bit-Schieberegister vollständig auslesen zu können, müssen ihm also N-1 Taktsignale zugeführt werden. Für Zähler, die ohne großen Aufwand auch als Schieberegister verwendbar sind, ist somit wesentlich weniger Platz- und Beschaltungsaufwand nötig, als für Zähler, die nur parallel ausgelesen werden können. Die Flip-Flops des asynchronen Dualzählers bilden kein Schieberegister. Deshalb muß die Datenauslese hier parallel erfolgen.

Der Zählerchip, der im Compton-Polarimeter zum Einsatz kommt, enthält 128 Zähler [Fis96]. Dieser Zählerchip wurde im FAUST-Labor des Physikalischen Instituts der Universität Bonn im Hinblick auf eine spätere Einsatzmöglichkeit in der Hochenergiephysik konzipiert. In diesen Anwendungen werden an die eingesetzten Chips folgende Designkriterien gestellt, deren Gewichtung von Fall zu Fall verschieden sein kann:

- Hohe Zählgeschwindigkeit (Doppelsignalauflösung),
- schnelle Datenauslese,
- minimierung der Chipfläche,
- geringe Leistungsaufnahme.

Die ersten beiden Kriterien verstehen sich von selbst, will man in der Hochenergiephysik eine hohe Datenerfassungseffizienz erreichen. Das dritte Kriterium wird deshalb gefordert, da sich üblicherweise sehr viele Auslesechips in unmittelbarer Nähe eines sehr kleinen Detektionsbereiches befinden. Außerdem ist Chipfläche sehr kostspielig, so daß besonders beim Einsatz vieler gleichartiger Chips eine Flächenersparnis in deren Design mit erheblichen finanziellen Einsparungen verbunden ist. Eine geringe Leistungsaufnahme wird gefordert, da sich die Chips sonst stark erwärmen können und somit unter Umständen ein aufwendiges Kühlsystem aufgebaut werden muß. Beim Design des im Compton-Polarimeter eingesetzten Zählerchips wurde besonderes Gewicht auf das erste und das dritte Kriterium gesetzt. Diesen Kriterien wird der asynchrone Dualzähler nicht gerecht: Durch die parallele Auslese ist ein erhöhter Platzaufwand nötig, und mit der asynchronen Taktgebung sind prinzipiell nicht so hohe Zählraten wie mit synchroner Taktgebung zu erreichen, da sich hier die Schaltzeiten der einzelnen Flip-Flops addieren. Andererseits benötigen synchron getaktete Zähler normalerweise eine aufwendige äußere Beschaltung der einzelnen Flip-Flops, und die Zähler sind in der Regel ebenfalls nicht direkt als Schieberegister verwendbar, womit sie die gleichen Probleme bei der Datenauslese bereiten wie der asynchron getaktete Dualzähler. Ein Zähler, der ohne großen Aufwand auch als Schieberegister einsetzbar ist, dessen einzelne Flip-Flops einfach aufgebaut sind (Platzersparnis), der mit wenig äußerer Beschaltung auskommt, der synchron getaktet wird und dessen A möglichst nah an 2^N (für einen N-Bit-Zähler) liegt, hat also alle Voraussetzungen, um den Forderungen der hohen Doppelpulsauflösung und guten Flächennutzung zu genügen. Ein solcher Zähler , mit $A = 2^N - 1$, soll beim Compton-Polarimeter zum Einsatz kommen. Sein Funktionsprinzip wird im folgenden Abschnitt beschrieben.

5.1 Das Zählprinzip

Abbildung 5.1 zeigt eine Prinzipzeichnung eines N-Bit-Schieberegisters mit linearer Rückkopplung (LFSR[2]), nach dessen Prinzip die einzelnen Zählerkanäle aufgebaut sind.
Ein LFSR besteht aus einem synchron getaktetem N-Bit-Schieberegister, dessen letztes und M-tes Bit (wobei M eine Zahl zwischen 1 und N-1 ist) über ein Exklusiv-Oder-Gatter an den Eingang des Schieberegisters zurückgekoppelt sind. Im Sinne der Realisierung von Bits durch Flip-Flops sind in Abbildung 5.1 Flip-Flops eingezeichnet, die als positiv flankengetriggert aufgefaßt werden. Ein solches Flip-Flop legt das Potential , das beim Eintreffen einer positiven Taktflanke an dessen Eingang lag, mit Verzögerung an seinen Ausgang, so daß es dort beim Eintreffen der nächsten positiven Flanke bereitliegt.

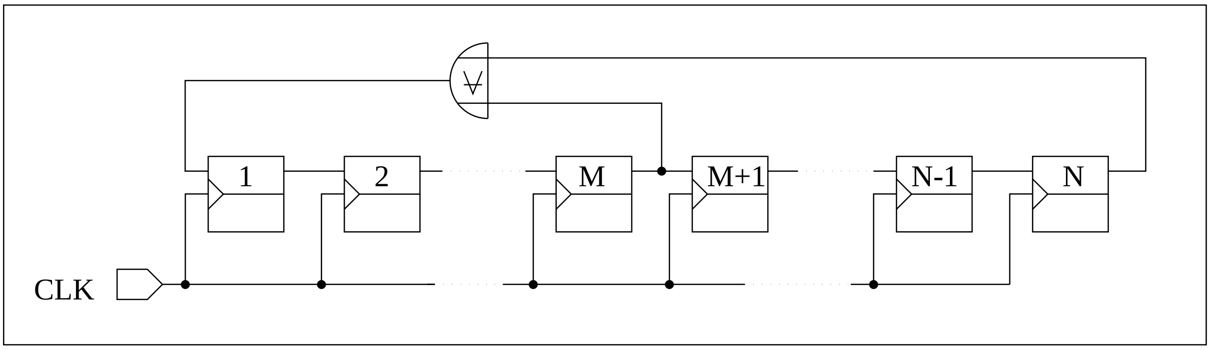


Abbildung 5.1: Ein N-Bit-LFSR

Wird nun das Schieberegister über die CLK-Leitung getaktet, so durchläuft es eine Sequenz von A verschiedenen Zuständen, also verschiedener Kombinationen von Nullen und Einsen in den Bits, die davon abhängt, wie man die Zahl M und den Anfangszustand des Schieberegisters wählt. Man kann sich davon überzeugen, daß die Zuordnung zwischen einem beliebigen Zustand vor einem Taktsignal und dem daraus resultierenden Zustand nach dem Taktsignal umkehrbar eindeutig ist, daß also die auf Seite 18 geforderte Eigenschaft eines Zählers erfüllt ist. In Tabelle 5.1 ist zu sehen, daß bei N = 4 und M = 2 die Anzahl A der verschiedenen Zustände 6 beträgt [3], danach wird wieder das Ursprungsmuster eingeladen. ϕ steht hier für die Anzahl der erfolgten Taktpulse. Man kann durch Erstellen einer entsprechenden Tabelle nachprüfen, daß die Länge der Sequenz bei einem 4-Bit-Schieberegister auf 15 ($2^4 - 1$) steigt, wenn man M = 1 oder M = 3 und als Startbitmuster ein beliebiges Muster ungleich *0000* wählt. Genauso wie für N = 4 gibt es für viele andere N ein M, so daß das jeweilige Schieberegister die sogenannte maximale Sequenz der Länge

---

[2] **LFSR** : linear feedback shift register

[3] Die Wahl von *1111* als Startbitmuster ist hier nicht unbedingt nötig: Beginnt man z.B. mit dem Startbitmuster *1010*, so wird ebenfalls eine Sequenz verschiedener Bitmuster der Länge A = 6 durchlaufen, bei der Wahl von *1011* als Startbitmuster wird eine Sequenz der Länge 3 durchlaufen, und beginnt man stattdessen mit *0000*, so bleibt trivialerweise das Schieberegister in diesem Zustand, da immer wieder neue Nullen nachgeschoben werden. Da die verschiedenen Sequenzen wegen der umkehrbar eindeutigen Zuordnung zwischen zwei aufeinanderfolgenden Zuständen disjunkt sind, und es bei einem 4-Bit-Schieberegister genau 16 (2^4) verschiedene Bitmuster gibt, sind somit alle möglichen Zustände dieses Schieberegisters beschrieben.

ϕ	1	2	3	4
0	1	1	1	1
1	0	1	1	1
2	0	0	1	1
3	1	0	0	1
4	1	1	0	0
5	1	1	1	0
6	1	1	1	1

Tabelle 5.1: Kurze 4-Bit-Sequenz(N=4,M=2)

L = $2^N - 1$ durchläuft[4]. Eine Auflistung möglicher Registerlängen $N \leq 20$ mit den zugehörigen M und den Angaben der maximalen Sequenzlängen befindet sich in Tabelle 5.2, für $N \leq 39$ kann man in [Hor89] und für $N \leq 100$ in [Wat62] entsprechende Auflistungen finden. Statt M kann man als Abgriff jeweils auch N-M wählen. Bei den nicht aufgeführten N werden mehr als einen Abgriff benötigt, die dann zusammen mit dem Ausgang des Schieberegisters über Exklusiv-Oder-Gatter an den Eingang zurückgeführt werden müssen.

N	M	L (=$2^N - 1$)
3	2	7
4	3	15
5	3	31
6	5	63
7	6	127
9	5	511
10	7	1023
11	9	2047
15	14	32767
17	14	131071
18	11	262143
20	17	1048575

Tabelle 5.2: Registerlängen $N \leq 20$ mit Abgriffen M und Länge der maximalen Sequenzen L nach [Hor89]

Ein LFSR hat folgende Eigenschaften:

- Ermöglichung der seriellen Auslese (Zähler auf Schieberegistergrundlage),
- Schnelligkeit durch synchrone Taktzuführung,
- wenig äußere Beschaltung (nur ein Exklusiv-Oder-Gatter).

---

[4] Da es für ein LFSR immer auch den sich selbst reproduzierenden Zustand *00...00* gibt, der eine Sequenz der Länge A = 1 darstellt, durchläuft eine Sequenz der Länge $2^N - 1$ alle übrigen Zustände und hat somit maximale Länge.

Damit erfüllt es genau die Kriterien, auf die die Schwerpunkte beim Design des Zählerchips gelegt wurden. Daher wurden die 128 Zähler hier auch als LFSR mit maximaler Sequenzlänge realisiert. Ein Nachteil bei dieser Wahl fällt jedoch auf: Die Identifizierung der durch das LFSR erzeugten Zählerzustände mit den bis dahin registrierten Taktpulsen ϕ, die notwendig ist um das LFSR als Zähler benutzen zu können, kann nicht durch einen einfachen Algorithmus, wie beispielsweise beim Dualzähler, bei dem das i-te Bit einfach mit der Zahl 2^{i-1} zu identifizieren war, geschehen. Betrachtet man bei einem LFSR, während es seine verschiedenen Zustände durchläuft, nur ein Bit, z.B. das letzte, so zeigt die zeitliche Aufeinanderfolge von Nullen und Einsen hier sogar Merkmale einer Zufallsfolge, das heißt, daß man sie praktisch nicht von einer Folge unterscheiden kann, wie sie z.B. durch Münzwurf, mit einer Null als 'Kopf' und einer Eins als 'Zahl' (oder umgekehrt) erzeugt würde (Dies gilt natürlich nur für weniger als A Würfe, da sich danach die Folge des LFSR wiederholt.). Aus diesem Grund werden diese Folgen auch Pseudo-Zufalls-Bit-Sequenzen (siehe [Hor89]) genannt. Wie die Zuordnung dennoch mit wenig Aufwand gelingt wird in 5.2 beschrieben.
Die einzelnen Zählerkanäle des Zählerchips sind LFSR mit N=15. Diese Zahl N ist so gewählt, daß man die Zählerstände in 16-Bit-Datenspeichern abspeichern kann, wobei nur ein Bit keinen Informationsgehalt hat. Die Zahl von 32767 verschiedenen Zuständen ist ausreichend für die Anwendung als Zähler beim Compton-Polarimeter[5].

5.2 Die Entschlüsselung der Bitmuster

Die ausgelesenen Bitmuster müssen den während der Zählzeit erfolgten Zahlen von Taktsignalen zugeordnet werden. Dies geschieht auf folgende Art: Mit dem Start des Steuerungs- und Ausleseprogramms für den Zählerchip werden zunächst die Bitmuster für alle Zählerstände (beginnend bei *111111111111111* für 0 Takte) 'künstlich' erzeugt. Die Zahl der Takte werden dabei in einem Speicherfeld der Größe 32767 an die den Bitmustern entsprechenden Speicherstellen geschrieben (z.B. steht an der Speicherstelle 32767, die der Dualzahl 0111111111111111 entspricht, eine 0). Danach geschieht die Zuordnung der Zählerstände zu den Bitmustern durch 'Nachschauen' in der dem Bitmuster entsprechenden Speicherstelle.

5.3 Die Bauteilgruppen des Zählerchips

In Abbildung 5.2 ist eine Übersicht über den Zählerchip dargestellt. Der Zählerchip ist, im Unterschied zum bipolaren Verstärkerchip, in der CMOS[6]-Technologie hergestellt. Dementsprechend sind die Transistoren selbstsperrende n-Kanal- bzw. p-Kanal-MOSFETs[7]. Die hier verwendeten Schaltungssymbole sind rechts unten in der Abbildung dargestellt, da sie in der Literatur nicht einheitlich sind. Der rechte dunkel unterlegte Teil ist die eigentliche Zählerseite . Die Zähler können in zwei Modi betrieben werden. Der erste ist der Zählmodus, der zweite der Schiebemodus.
In den Zählmodus wird der Zählerchip durch Anlegen des 'Nullpotentials' DGND an den Anschluß 'Schieben/Zählen' versetzt, wodurch alle Wahlschalter auf der rechten Seite in die untere Position

---

[5] Dies gilt, da die Auftreffrate der konvertierten Teilchen auf dem gesamten Detektor ca. $6 \cdot 10^4$ [Ham95] beträgt. Bei einer Aufnahmezeit von ca. einer Sekunde, in der eine konstante Laserpolarisation eingestellt ist, ist somit ein Überlauf eines einzelnen Zählers nicht zu befürchten.

[6] CMOS :**c**omplementary **m**etal **o**xide **s**emiconductor

[7] MOSFET :**m**etal **o**xide **s**emiconductor **f**ield **e**ffect **t**ransistor

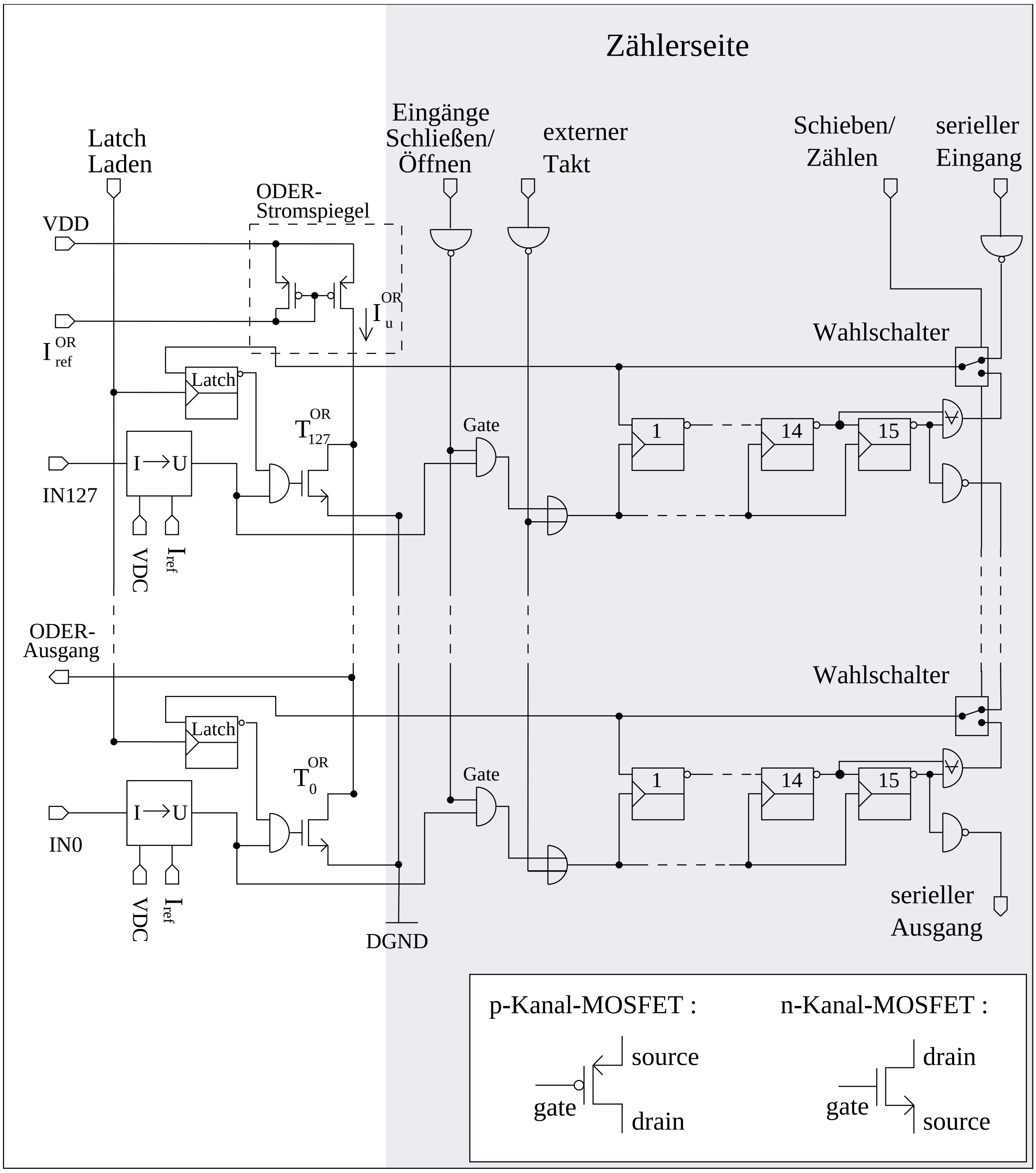


Abbildung 5.2: Der Zählerchip

gehen. Zur Vereinfachung der Ausdrucksweise wird ab jetzt der Ausdruck 'Nullpotential' durch 'Null' und 'Einspotential' durch 'Eins' ersetzt, da die Bedeutung für einen digitalen Chip klar sein sollte. Die Schieberegister arbeiten nun, jedes autark, nach dem Prinzip der oben beschriebenen LFSR. Sie zählen also die Signale auf der Taktleitung. Diese kommen, bei entsprechender Beschaltung des Chips, von den zu den jeweiligen Eingangskanälen gehörenden I/U-Wandlern (siehe nächster Abschnitt), sind also die zu Rechteckpulsen mit den Spannungsniveaus 'Null' und 'Eins' gewandelten Stromsignale des zugehörigen Verstärkerchipkanals. Zum Zählen dieser Signale muß 'Eingänge Schließen/Öffnen' auf 'Null' gesetzt werden, wodurch, da dieser Anschluß invertierend ist(durch einen eingezeichneten Inverter verdeutlicht), die hiermit verbundenen Eingänge der mit 'Gate' bezeichneten UND-Gatter auf 'Eins' gesetzt werden. Hierdurch wird erreicht, daß die UND-Gatter für die vom I/U-Wandler kommenden Rechteckpulse auf den jeweils anderen Eingängen immer offen sind. Der Eingang 'Eingänge Schließen/Öffnen' ist auch der Eingang, an den man ein Vetosignal, das aus einer kurzen 'Eins' bestehen sollte, legen müßte, um hierdurch den Signalfluß zwischen I/U-Wandler und Zählerseite des Zählerchips kurzzeitig zu unterbrechen. Der Zählmodus ist einzustellen, wenn während einer Polarisationsperiode des Laserlichts alle vom Verstärkerchip kommenden Diskriminatorsignale kanalweise gezählt werden sollen.
Um während einer Änderung der Polarisationsrichtung des Laserlichts die Zählerstände auszulesen und die Zähler für die nächste Zählphase in ihren Anfangszustand zurückzusetzen, ist der Zählerchip in den Schiebemodus zu versetzen. Dies wird durch Anlegen einer 'Eins' an den Steuereingang 'Schieben/Zählen' erreicht. Sämtliche Wahlschalter wechseln hierdurch in die obere Position, wodurch die Schieberegister sämtlicher Kanäle so miteinander verbunden werden, daß sie wie ein einzelnes Schieberegister mit 1920 ($15 \cdot 128$)Bits, einem seriellen Eingang und einem seriellen Ausgang, betrieben werden. Durch 1920 externe Taktsignale kann somit der gesamte Zählerchip über den seriellen Ausgang ausgelesen und, durch gleichzeitiges Anlegen einer 'Eins' an den seriellen Eingang, zurückgesetzt werden, da *111111111111111* als Anfangsbitmuster verwendet wird[8].

Das hier beschriebene Zusammenfügen vieler kurzer zu einem langen Schieberegister kann noch erweitert werden, wenn mehrere Zählerchips parallel eingesetzt werden sollen. Die Zählerchips sind so ausgelegt, daß auch mehrere über eine Leitung seriell ausgelesen und zurückgesetzt werden können. Hierzu müssen die seriellen Ausgänge der Chips, die noch einen Chip hinter sich haben, mit den seriellen Eingängen der nach ihnen folgenden Chips verbunden werden. Im Compton-Polarimeter werden jeweils drei Zählerchips hintereinander angeordnet. Es werden hier also jeweils $3 \cdot 1920 = 5760$ zum Auslesen und Zurücksetzen der Zähler benötigt.
Da bei der Auslese der Zählerstände zusätzliche Taktsignale durch die Zählereingänge unerwünscht sind, werden die Verbindungen zu diesen, während sich der Zählerchip im Schiebezustand befindet, vom Zählerbereich durch Anlegen einer 'Eins' an den Steuereingang 'Eingänge Schließen/Öffnen' getrennt.
Auf eine Besonderheit in Abbildung 5.2 soll noch eingegangen werden, da sie auf eine Eigenschaft des Zählerchips hinführt, die sich entscheidend auf sein Betriebsverhalten auswirkt. Betrachtet man die rechte Seite von Abbildung 5.2, so fällt auf, daß dort einige Inverter eingezeichnet sind, die in der Prinzipzeichnung des LFSR (Abbildung 5.1) nicht aufgeführt sind. Der Grund, weshalb diese zusätzlichen Inverter nötig sind, liegt in der Ausführung der Flip-Flops, die die Bits der Zähler repräsentieren. Die Flip-Flops haben hier invertierende Ausgänge, so daß das vor einer positiven Taktflanke am Eingang eines Flip-Flops anliegende digitale Potential ('Eins' oder 'Null') nach der Flanke invertiert an den Ausgang gegeben wird. Mit den Invertern an den Ausgängen der Einzelzähler wird eine Aufhebung der Gesamtinvertierung des jeweils davorliegenden 15-Bit-Schieberegisters bewirkt. Die Funktion der Zähler als LFSR ist dennoch gewährleistet, wenn zu deren Rückstellung nicht 15 'Einsen' sondern 15 'Nullen' in sie hineingetaktet werden. An den se-

---

[8] Man hätte natürlich jedes Bitmuster außer *000000000000000* als Anfangsbitmuster nehmen können.

riellen Eingang wird während der seriellen Auslese allerdings auch hier eine 'Eins' gelegt, da auch dieser invertierend ist. Die durch serielles Auslesen gewonnenen, den Zählerständen entsprechenden Bitmuster sind bei der in Abbildung 5.2 dargestellten Schaltung identisch mit den Inversen der für einen, nach dem Grundprinzip von Abbildung 5.1 aufgebauten Chip erwarteten Bitmuster. Der Grund, weshalb hier invertierende Flip-Flops als Grundbausteine der Zähler benutzt werden, ist wieder in den Designkriterien, nach denen sich der Aufbau des Chips richtete, zu suchen. Die hier verwendeten Flip-Flops zeichnen sich durch eine geringe Zahl verwendeter Transistoren (Platzersparnis) und durch kurze Schaltzeiten (hohe Zähl- und Auslesegeschwindigkeit) aus. In Abbildung 5.3 ist das Schaltbild eines solchen Flip-Flops zu sehen. Der Eingang ist durch den Punkt A gegeben, der Ausgang durch den Punkt D. Das Taktpotential liegt gleichzeitig an allen mit CLK bezeichneten Eingängen. Ohne auf die genaue Funktionsweise des Flip-Flops einzugehen, kann anhand dieser Abbildung das Hauptproblem dieser Schaltung verdeutlicht werden. Soll ein Flip-Flop während einer Zählpause an seinem Ausgang D das digitale Potential V_D, z.B. 'Eins' halten, und liegt während dieser Zeit am Punkt C eine 'Eins' an, so ist der Ausgang sowohl von VDD durch einen gesperrten p-Kanal-MOSFET als auch von von DGND durch einen gesperrten n-Kanal-MOSFET getrennt. Ist aber z.B. der Sperrstrom, der durch den n-Kanal-MOSFET fließt, größer als der durch den p-Kanal-MOSFET fließende Sperrstrom, so wird V_D langsam gegen DGND , also 'Null' gezogen. Ein solches Flip-Flop kann seinen Inhalt also 'vergessen'. Hierin unterscheidet es sich von sogenannten statischen Flip-Flops, bei denen das Potential, das sie halten sollen, dauerhaft durch eine Verbindung zu der entsprechenden Versorgungsleitung(VDD oder DGND) erhalten bleibt, und wird analog 'dynamisches' Flip-Flop genannt. Damit auch ein dynamisches Flip-Flop seinen Inhalt nicht vergißt, muß es in regelmäßigen Abständen Taktsignale, sogenannte Refresh-Pulse erhalten. Während sich der Zähler im Schiebemodus befindet, bekommen die Zähler diese Refresh-Pulse automatisch durch die Auslesetakte, die an den Zählerchip mit einer Frequenz von bis zu ca. 50MHz[9] (siehe 7.2.1.3) gelegt werden können. Während sich der Zählerchip jedoch im Zählmodus befindet, müssen ihm zusätzliche Refresh-Pulse über den externen Takteingang mit einer Frequenz von mindestens einem Kilohertz (siehe 7.2.1.1) zugeführt werden, wobei die Pulsweite mindestens 10 ns betragen muß (siehe 7.2.1.2). Die Anzahl der erfolgten Refresh-Pulse während einer Zählphase ist dann anschließend von den erhaltenen Verteilungen abzuziehen. Dies kann man jedoch umgehen, wenn man die Anzahl der Refresh-Pulse während einer Zählphase zu $2^{15}-1$ wählt, da diese Anzahl genau einen Überlauf der Zähler produziert und sich somit auf die Zählerstände nicht auswirkt. Da die Zähler nur jeweils ein Taktsignal gleichzeitig zählen können, muß die Zeit, während der die Refresh-Pulse an den Zählern anliegen als, Totzeit angesehen wer-

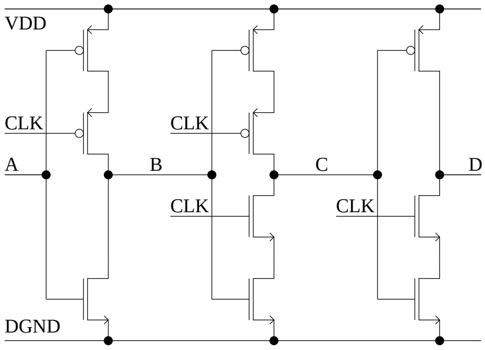


Abbildung 5.3: Einzelnes Flip-Flop

---

[9] Dieser und die folgenden Werte gelten für VDD $\approx$ 4V.

den, als Zeit also, während der die Zähler für Signale des Verstärkerchips unempfindlich sind. Bei 32767 ($2^{15} - 1$) Refresh-Pulsen der Weite 10 ns betrüge die Totzeit während einer Zählphase ca. 0.33 ms, was bei einer Zählphase von einer Sekunde Länge einem Datenverlust von 0.33 ppm entspräche.

5.3.1 Der I/U-Wandler

Der I/U-Wandler am Eingang jedes Zählerchipkanals hat die Aufgabe, die vom Verstärkerchip kommenden Stromsignale in Rechteckspannungspulse zu konvertieren, die von den Zählern erkannt werden können. Die Methode, nach der hier Stromsignale in Spannungssignale übersetzt werden, läßt sich anhand der schematischen Darstellung des Verstärkerchipausgangs und des Zählerchipeingangs in Abbildung 5.4 beschreiben. Der Punkt P stellt den Eingang des Zählerchips dar. Der Ausgangsstromspiegel des Verstärkerchips ist hier durch die Stromquelle I_d symbolisiert, wobei das Anliegen eines Komparatorsignals mit dem Schließen des ansonsten geöffneten Schalters S_d gleichzusetzen ist. Ist S_d geöffnet, so kann durch den Punkt P kein Strom fließen[10]. In Abbildung 5.5A, die die Abhängigkeit des Stromes der Stromquelle I_u vom Potential V_p zeigt, ist zu erkennen, daß sich V_p hierfür auf den Wert VDC einstellen muß, da nur in diesem Fall kein Strom I_u fließt. Wird S_d durch Anliegen eines Komparatorsignals geschlossen, so müssen sich der in P einfließende Strom I_u und der aus P herausfließende Strom I_d, dessen Abhängigkeit von V_p in Abbildung 5.5B dargestellt ist, auf einen gemeinsamen Wert einstellen. Der Abbildung 5.5C ist zu entnehmen, daß V_p hierfür den Wert DGND annehmen muß. V_p wechselt also durch ein Stromsignal des Verstärkerchips von VDC nach DGND. Zwischen diesen beiden Potentialen liegt das Schaltpotential des eingezeichneten Inverters, der als oberes Versorgungspotential das 'Einspotential' VDD hat. Der Ausgang dieses Inverters schaltet somit durch ein Stromsignal des Verstärkerchips von 'Null' nach 'Eins', wodurch der vom Zähler benötigte Spannungspuls erzeugt wird.

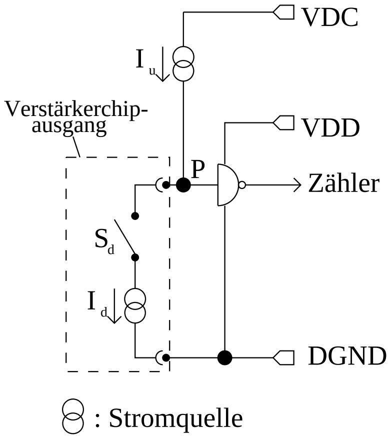


Abbildung 5.4: Idealer I/U-Wandler

Abbildung 5.6 zeigt ein Schaltbild des realen I/U-Wandlers und des Ausgangsstromspiegels des Verstärkerchips. Im oberen Bildteil ist ein aus den zwei p-Kanal-MOSFETs T1 und T2 bestehender Stromspiegel zu sehen, in dem ebenso wie in dem in Anhang A beschriebenen bipolaren Stromspiegel ein sekundärseitig (durch T2) fließender Strom durch den primärseitig (durch T1)

---

[10] Der Eingangswiderstand des eingezeichneten Inverters wird als unendlich angenommen.

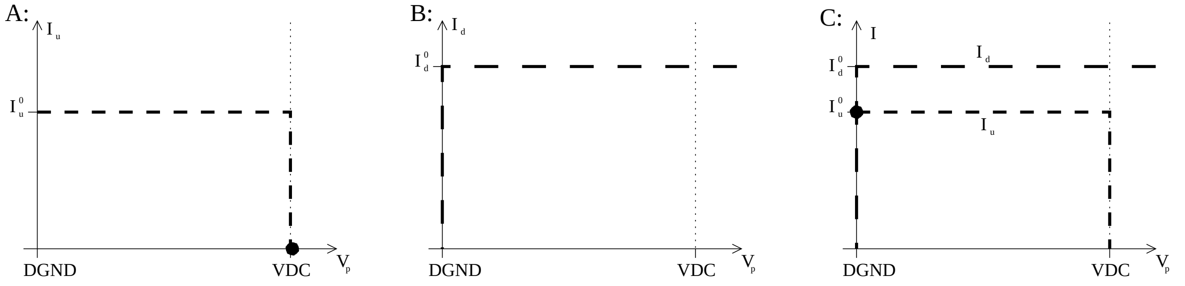


Abbildung 5.5: A: Abhängigkeit des Stromes I_u vom Potential V_p am Punkt P. B: Abhängigkeit des Stromes I_d vom Potential V_p am Punkt P. C: Abhängigkeit der Ströme I_u und I_d vom Potential V_p am Punkt P.

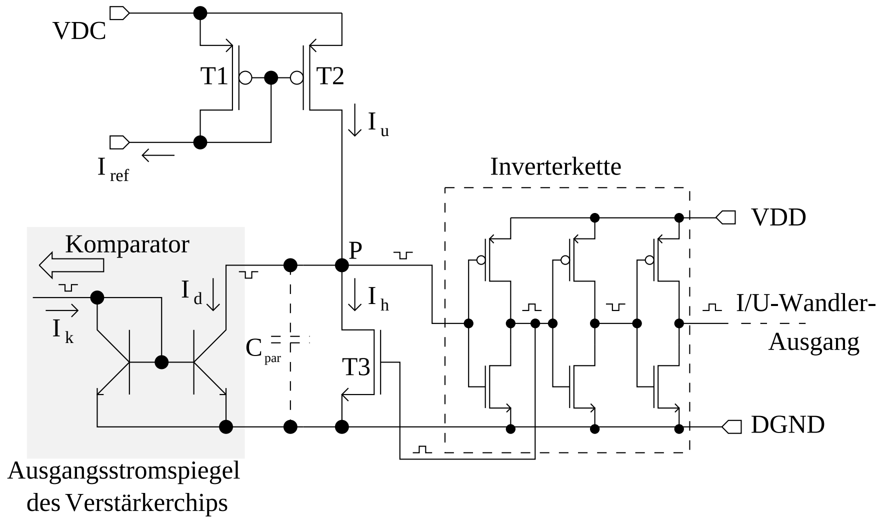


Abbildung 5.6: Ausgangsstufe des Vorverstärkerchips und Eingangsstufe (I/U-Wandler) des Zählerchips

fließenden Strom bestimmt wird. Durch diesen Stromspiegel wird die Stromquelle für I_u aus Abbildung 5.4 realisiert. Der primärseitig einstellbare Strom I_{ref} wird von außen am Zählerchip eingestellt, indem der entsprechende Chipeingang über einen Widerstand an das DGND-Potential gelegt wird. Dieser Strom wird nur einmal für alle Kanäle des Chips eingestellt, da die durch T1 gebildete Primärseite des Stromspiegels auf dem Chip nur einmal vorhanden ist, während die durch T2 gebildete Sekundärseite in jedem Kanal zu finden ist.

Die Potentiale V_p^0 bzw. V_p^1, auf die sich der Punkt P bei Nichtanliegen bzw. Anliegen eines Komparatorsignals im realen I/U-Wandler einstellt, sind der Abbildung 5.7 zu entnehmen. V_p^0 liegt unter VDC, dem Potentialwert, der vom Punkt P im Idealfall angenommen würde. Auch der Wert V_p^1, den V_p annimmt, wenn ein Komparatorsignal anliegt (vgl. Abbildung 5.7B), erreicht nicht den Idealwert DGND, sondern liegt etwas darüber.

Diese Änderung der Potentialwerte gegenüber dem Idealfall ergibt sich, da einerseits die realen Ströme I_u und I_d auch für Werte von V_p, die von VDC bzw. DGND verschieden sind, eine V_p-Abhängigkeit aufweisen. Andererseits fließt auch bei Nichtanliegen eines Komparatorsignals ein Sperrstrom I_d^{sp} (vgl. Abbildung 5.7A). Die Bedingung, die von den Potentialen V_p^0 und V_p^1 erfüllt werden muß, ist die gleiche wie beim idealisierten I/U-Wandler, nämlich, daß V_p^0 über und V_p^1

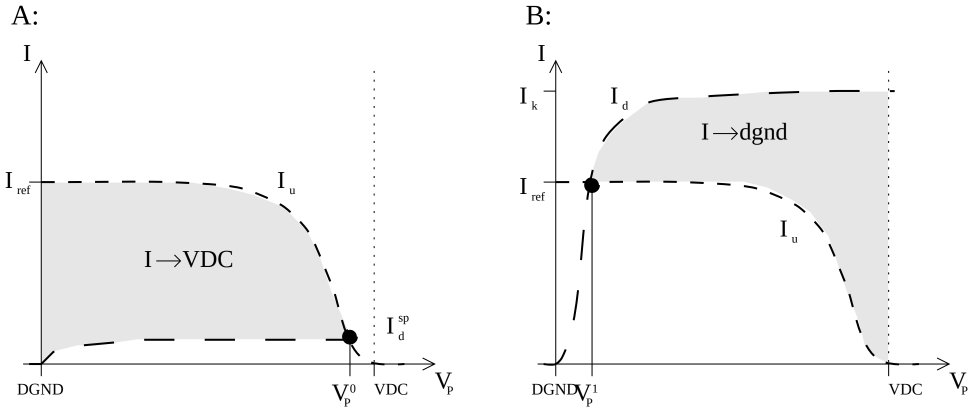


Abbildung 5.7: Zur Bestimmung der Potentiale V_p^0 (A) und V_p^1 (B) am Punkt P (qualitativ)

unter dem Schaltpotential des mit dem Punkt P verbundenen (CMOS-)Inverters liegen muß.
Im Gegensatz zum Idealfall dürfen hier jedoch weder die Stromsignalweiten noch die Pausen zwischen zwei Stromsignalen beliebig kurz sein, wenn der Inverter für jedes Stromsignal einen Spannungspuls erzeugen soll. Dies liegt zum einen daran, daß der reale Inverter eine endliche Schaltzeit hat. Zum anderen hat der reale Eingang im Gegensatz zum idealisierten Eingang eine parasitäre Eingangskapazität C_{par} (in Abbildung 5.6 gestrichelt eingezeichnet). Diese muß vor jedem Umschalten des Inverters entweder durch den Strom $I_u - I_d^{sp}$ aufgeladen werden, bis die über ihr abfallende Spannung (gegen DGND) das Schaltpotential des Inverters übersteigt, oder durch den Strom $I_d - I_u$ entladen werden, bis die über ihr abfallende Spannung das Schaltpotential des Inverters unterschreitet. Hier wird deutlich, daß die Verbindung zwischen Verstärkerchip und Zählerchip möglichst kurz gehalten werden muß (direkte Bondverbindung), um die parasitäre Eingangskapazität möglichst klein zu halten.

Am Ausgang des realen I/U-Wandlers befinden sich drei statt nur eines Inverters (vgl. Abbildung 5.6) . Hierfür gibt es zwei Gründe: Der erste Grund ist, daß durch die Hintereinanderschaltung mehrerer Inverter die Flanken der Ausgangspulse steiler werden und somit ein 'sauberes' Schaltverhalten der Zähler-Flip-Flops erreicht wird. Der zweite Grund ist der, daß durch die Summation der Einzelschaltzeiten der Inverter eine zusätzliche Verzögerung in den Signalweg eingefügt wird, die wichtig wird, wenn Energieschnitte gesetzt werden sollen und durch ein Vetosignal eines Bleiglaszählers die Verbindung zwischen den I/U-Wandler-Ausgängen und den Zählern unterbrochen werden soll.

Der in Abbildung 5.6 mit T3 bezeichnete n-Kanal-MOSFET hat die Aufgabe, nachdem V_p durch ein Komparatorsignal unter das Schaltpotential des ersten Inverters gezogen wurde, einen zusätzlichen Strom I_h 'einzuschalten'. Dieser soll verhindern, daß durch eine kleine Unregelmäßigkeit von I_d, während ein Komparatorsignal an der Primärseite des Ausgangsstromspiegels des Verstärkerchipkanals anliegt, der Inverter wieder zurückschalten kann. I_h wird deshalb auch Hysteresestrom genannt, da er für eine Remanenz im Schaltverhalten des ersten Inverters (in Abhängigkeit von I_d) sorgt. I_h muß deutlich kleiner sein als I_u, da sonst ein Zurückschalten des Inverters auch bei Nichtanliegen eines Diskriminatorsignals nicht möglich wäre.

Zur Optimierung des Schaltverhaltens des gesamten I/U-Wandlers kann man, da sowohl I_h und I_d, als auch durch die Art der Verbindung zwischen Verstärkerchip und Zählerchip C_{par} festgelegt ist, nur die Größe von I_u durch Einstellung des äußeren Primärstroms I_{ref} variieren. Für das Potential VDC ist das gleiche Potential wie das Verstärkerchip-Potential VCC = 3.5 V vorgesehen. Sollte jedoch eine zufriedenstellende Einstellung des I/U-Wandlers allein durch I_{ref} nicht möglich sein, so kann man auch dieses Potential VDC variieren.

5.3.2 Der ODER-Ausgang

Am Ende des letzten Abschnittes ist die Möglichkeit der Optimierung des Schaltverhaltens eines I/U-Wandlers durch Veränderung von I_{ref} angezeigt worden. Um dieses Schaltverhalten beurteilen zu können ist am Zählerchip durch den ODER-Ausgang die Möglichkeit gegeben, das Ausgangspotential eines frei wählbaren I/U-Wandlers mit einem Oszilloskop zu beobachten, während man den Stromfluß in den Eingang I_{ref} variiert. Abbildung 5.8 stellt in idealisierter Form die Schaltung dar, die für die Erzeugung der Signale auf der ODER-Leitung sorgt. Die Beeinflussung des Potentials auf der ODER-Leitung geschieht nach dem Prinzip der I/U-Wandlung, das im vorangehenden Abschnitt beschrieben wurde. Solange alle Schalter geöffnet sind, liegt die ODER-Leitung auf VDD. Wird nun z.B. der Schalter S_{di}^{OR} geschlossen, so wird sich das Potential der ODER-Leitung auf DGND einstellen. Soll das Schaltverhalten der Inverterkette des i-ten I/U-Wandlers das Potential auf der ODER-Leitung beeinflussen, so muß an den oberen Eingang des zugeordneten UND-Gatters (vgl. Abbildung 5.8) eine 'Eins' gelegt werden, während an den oberen Eingängen der anderen UND-Gatter jeweils eine 'Null' anliegen muß. Schaltet nun der Ausgang des i-ten I/U-Wandlers von 'Null' auf 'Eins', so gelangt diese 'Eins' an den unteren Eingang und anschließend (da am oberen Eingang ebenfalls eine 'Eins' anliegt) an den Ausgang des zugeordneten UND-Gatters, wodurch der Schalter S_{di}^{OR} schließt.

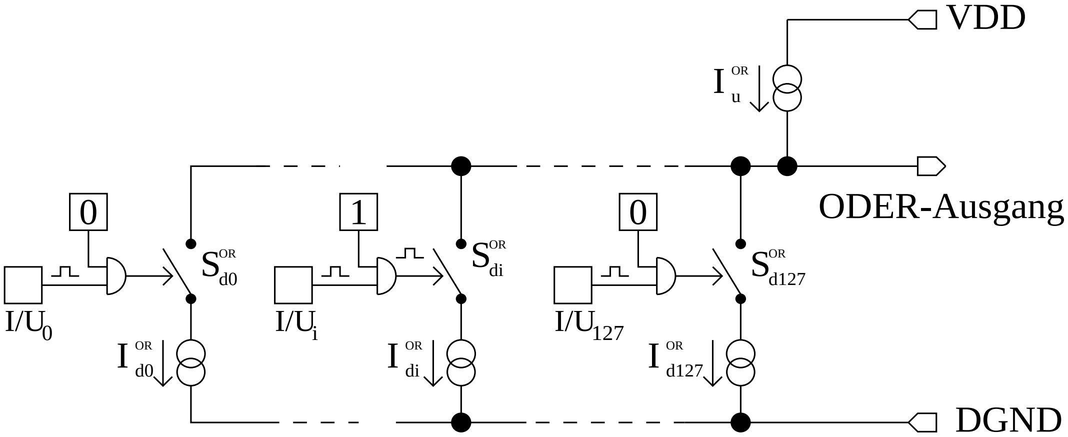


Abbildung 5.8: Idealisierte ODER-Schaltung

Im linken Teil der Abbildung 5.2 (Seite 23) ist dargestellt, wie die ODER-Schaltung auf dem Zählerchip realisiert ist. Der Strom I_u^{OR} wird, wie I_u beim I/U-Wandler, von einem Stromspiegel geliefert ('ODER-Stromspiegel'), der einmal auf dem Zählerchip vorhanden ist und dessen Primärstrom I_{ref}^{OR} von außen einstellbar ist. Die Schalter S_{dj}^{OR} (j∈[0,127]) sind durch n-Kanal-MOSFETs T_j^{OR} ersetzt, durch die, wenn eine 'Eins' an deren Gate anliegt, der Strom I_{dj}^{OR} vom Drain-Anschluß, der mit der ODER-Leitung verbunden ist, zum Source-Anschluß, der mit DGND verbunden ist, fließt[11].

---

[11] Für die reale Schaltung gelten hier die gleichen Einschränkungen gegenüber der idealisierten Schaltung, wie sie im vorangehenden Abschnitt 5.3.1 beschrieben wurden. Diese Einschränkungen werden deshalb hier nicht noch einmal behandelt.

Um nun eine 'Eins' an den oberen Eingang des i-ten UND-Gatters und jeweils eine 'Null' an alle anderen oberen UND-Gatter-Eingänge legen zu können, müssen die mit diesen Eingängen verbundenen statischen Binärspeicher, die sogenannten *Latch*es mit entsprechenden Werten gefüllt werden:
Ein am Eingang eines Latches anliegendes binäres Potential wird durch einen Taktpuls über die Leitung 'Latch Laden' invertiert an dessen Ausgang gelegt, und liegt dort solange an, bis ein erneuter 'Latch Laden' -Takt erfolgt. Wird der Zählerchip in den Schiebemodus versetzt, so können die Schieberegister durch ein entsprechendes Programm so mit Nullen und Einsen gefüllt werden, daß am Ende der seriellen Einlese am Eingang des zum i-ten Kanal gehörenden Latches eine 'Null' steht, während an den Eingängen aller übrigen Latches eine 'Eins' steht. Ein dann erfolgender 'Latch-Laden'-Takt bewirkt, daß durch das Potential auf der ODER-Leitung das Ausgangspotential des i-ten I/U-Wandlers (invertiert) darstellt wird.

Kapitel 6

Der Aufbau des Detektors

Siliziumstreifendetektor, Verstärkerchip und Zählerchip stellen die zentralen Elemente der Detektoreinheit dar. Einen Überblick über die gesamte Ausleseelektronik des Detektormoduls liefert Abbildung 6.1. In ihr ist die rechte Seite des gesamten Aufbaus des Detektormoduls skizziert. Auf dieser Seite wird jeder zweite Detektorstreifen ausgelesen. Eine identische Anordnung aus Adapterplatine und Interconnectplatine ICC[1] (zur Funktion dieser Platinen vgl. Abschnitte 6.1 und 6.2) befindet sich auf der linken Seite des Siliziumstreifendetektors und sorgt dort, zusammen mit einem VME - Modul, das mit beiden ICCs verbunden ist, für die Auslese der übrigen Detektorstreifen. Die ICCs, die Adapterplatinen und der Siliziumstreifendetektor werden zusammen in einem Aluminiumgehäuse untergebracht.

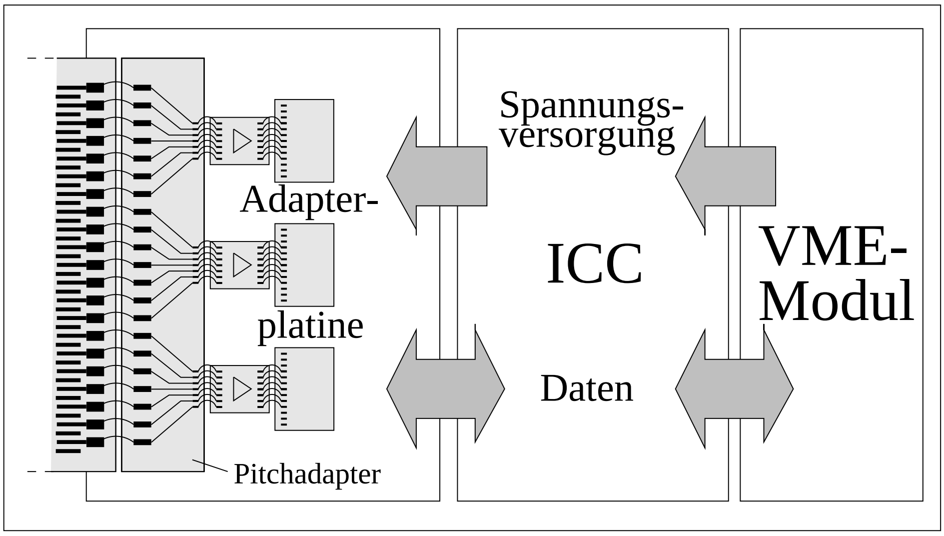


Abbildung 6.1: Sizze einer Seite des Gesamtaufbaus des Detektormoduls(ohne Konverterplatte)

6.1 Die Adapterplatine

Die Adapterplatine ist zweilagige gefrä3te Leiterplatte aus kupferbeschichtetem Epoxyd-Harz und erfüllt zwei wichtige Funktionen für das Detektormodul:

---

[1] **ICC** : **I**nter **C**onnect **C**ard

- Auf ihr werden Siliziumstreifendetektor, Verstärkerchip und Zählerchip befestigt, damit sie miteinander über Bonddrähte verbunden werden können.
- Auf ihr führen Leitungen zum Siliziumstreifendetektor und zu den Auslesechips, die folgende Funktionen haben:
    - Versorgung der Auslesechips mit Steuersignalen
    - Versorgung des Siliziumstreifendetektors mit der für die Depletion der n-Schicht benötigten Bias-Spannung.
    - Versorgung der Auslesechips mit den von ihnen benötigten Betriebsspannungen.

Das Design der Adapterplatine enthält nur solche Beschaltungen, die zur Erfüllung dieser Funktionen unbedingt benötigt werden. Kompliziertere Schaltungen befinden sich auf den, vom Detektor aus gesehen weiter außen liegenden Elementen der Ausleseelektronik. Ein Grund hierfür ist, daß sich in eine komplexe Schaltung Designfehler eher 'einschleichen' als in eine einfach aufgebaute Schaltung. Wenn auf der Adapterplatine durch zu hohe Komplexität der Beschaltung Fehler auftreten würden, die sie für eine weitere Verwendung unbrauchbar machen würde, so wären auch die mit ihr fest verbundenen Auslesechips und der Siliziumstreifendetektor nicht weiter verwendbar. Treten solche Fehler weiter außen auf, so bleibt der Kern der Ausleseelektronik davon unberührt. Ein weiterer Grund für die Auslagerung komplizierter Schaltungen auf die Peripherie der Ausleseelektronik liegt darin, daß auch ohne das Auftreten von Designfehlern eine nachträgliche Verfeinerung erwünscht sein kann. Auch diese läßt sich dann ohne Veränderung des 'inneren' Detektorbereichs durchführen.

Die Unterseiten der Vorverstärker- und Zählerchips sind metallisiert und intern mit dem von ihnen benötigten Massepotential verbunden. Für die Verstärkerchips ist dies das AGND[2]-Potential, für die Zählerchips das DGND-Potential. Die Chips werden mit elektrisch leitfähigem 2-Komponenten-Kleber auf Metallflächen auf der Adapterplatine, die ungefähr die Maße der Chips haben und mit dem jeweiligen Massepotential verbunden sind, geklebt. Die Positionen dieser Flächen geben die relativen Positionen der auf ihnen befindlichen Chips vor. Die Verstärkerchips haben jeweils 64 Verstärkungskanäle. Da die Gesamtfläche des Siliziumstreifendetektors 4cm $\times$ 4cm beträgt, während der Rückstreubereich der Photonen nur ca. 2,5cm im Durchmesser beträgt, sollte es keinen merklichen Einfluß auf die Strahlprofile haben, wenn sowohl die oberen, als auch die unteren acht Streifen des Siliziumstreifendetektors nicht ausgelesen werden und sich die Detektorfläche somit auf 4cm $\times$ 3,84cm verkleinert. Durch diese Maßnahme wird es möglich, auf jeder Detektorseite von den 200 vorhandenen nur die 192 mittleren Streifen durch drei Verstärkerchips auszulesen. Die nicht ausgelesenen acht Streifen müssen jedoch auf das gleiche Potential wie die übrigen Streifen gelegt werden, damit auch sie zur Depletion des Detektors beitragen und somit der Einfluß von Randfeldinhomogenitäten auf die äußeren Auslesestreifen vernachlässigbar wird. Auf einer Adapterplatine müssen also drei Verstärkerchips angebracht werden, die mit den Auslesestreifen des Detektors verbunden werden müssen. Eine direkte Verbindung über Bonddrähte ist in diesem Fall jedoch nicht möglich, da die Bondpads der Auslesestreifen des Detektors einen Pitch[3] von 200μm haben, während der Eingangspitch der Verstärkerchips 45,5μm beträgt. Deshalb wird auf der Adapterplatine zwischen Siliziumstreifendetektor und Verstärkerchips ein Pitchadapter angebracht. Der Pitchadapter ist eine dünne Glasplatte (Dicke 300 μm, ebenso wie bei Siliziumstreifendetektor und Auslesechips), auf der sich Leiterbahnen befinden, an deren Enden Bondpads angebracht sind. Über ihn werden die 192 Auslesestreifen mit den drei Verstärkerchips verbunden. In Abbildung 6.1 ist ein solcher Pitchadapter skizziert und in Anhang B befindet sich

---

[2] **AGND** : analog ground

[3] Mit 'Pitch' wird der Mitenabstand zweier benachbarter Bondpads bezeichnet.

ein Bild des Entwurfes des Pitchadapters (Abbildung B.1). Hier erkennt man, daß auch für die acht nicht auszulesenden Randstreifen auf dem Pitchadapter Leitungen vorgesehen sind, die jedoch parallel von einer Seite zur anderen verlaufen. Hierüber können diese Streifen mit dem AGND-Potential verbunden werden, auf dem auch die übrigen Streifen durch die Verstärkerchips gehalten werden. Auch der Pitchadapter wird auf eine Kupferfläche geklebt, die das AGND-Potential führt. Hierdurch sollen dessen Leitungen von dieser Seite her gegen eventuelle Störsignale abgeschirmt werden. Der Kleber muß in diesem Fall jedoch nicht leitend sein. Damit verschiedene thermische Ausdehnungskoeffizienten von Adapterplatine und Pitchadapter nicht zu Rissen im Pitchadapter führen, muß hier zur Befestigung ein elastischer Klebstoff verwendet werden, der darüberhinaus nur punktuell aufgetragen werden sollte. Der Detektor stellt das Verbindungsglied zwischen rechter und linker Adapterplatine dar. Diese Platinen werden mehr als 3 cm Abstand voneinander haben. Jede Seite des Detektors liegt somit nur mit wenigen Millimetern auf der jeweiligen Adapterplatine auf. Die Befestigung des Detektors an die Auflageflächen der Adapterplatine wird ebenfalls durch punktuell angebrachten elastischen Kleber geschehen, um thermisch verursachte mechanische Spannungen gering zu halten. Die Größe der Klebepunkte muß dabei so gewählt werden, daß ein sicherer Halt des Detektors gewährleistet ist. Auch der Leitkleber, mit dem die Auslesechips befestigt werden, ist elastisch. Da diese Chips im Vergleich zum Pitchadapter und zum Siliziumstreifendetektor eine geringe Fläche haben, sind hier Beschädigungen durch thermisch verursachte mechanische Spannungen, auch bei flächiger Auftragung des Klebers, nicht zu befürchten.

An die Unterseite des Detektors (n^+-Seite) muß ein gegenüber AGND positives Potential von ca. 25 V (vgl. 7.1) gelegt werden. Zu diesem Zweck befindet sich auf der Unterseite der Adapterplatine eine Kupferfläche, die auf dieses Potential gelegt wird und über Bonddrähte mit der aluminiumbeschichteten Unterseite des Detektors verbunden wird. Auch die Auflagefläche des Detektors auf der Oberseite der Adapterplatine wird auf dieses Potential gelegt, so daß bei Verwendung von Leitkleber zur Befestigung des Detektors die Verbindung auch hierüber hergestellt werden kann.

Wie man in Abbildung 6.1 erkennt ist jeder Verstärkerchip mit einem Zählerchip verbunden. In den vorausgehenden Kapiteln wurde allerdings schon gesagt, daß der Verstärkerchip 64 parallele Kanäle hat, während der Zählerchip 128 Zählkanäle hat. Diese Diskrepanz ist dadurch zu erklären, daß der Zählerchip für die Auslese eines 128 - kanäligen Verstärkerchips entworfen wurde, der ursprünglich auch im Compton-Polarimeter eingesetzt werden sollte. Da es bei diesem Chip jedoch zu erheblichen Lieferschwierigkeiten kam, wurde das Detektorkonzept auf die Verwendung der 64-kanäligen Verstärkerchips umgestellt, die voll funktionsfähige Prototypen der 128-kanäligen Chips sind. Der Ausgangspitch der 64-Kanal-Verstärkerchips ist mit 45.5 μm nur geringfügig größer als der Eingangspitch der Zählerchips mit 44.5 μm. Daher können beide Chips direkt über Bonddrähte miteinander verbunden werden. Auch die Ausgangsstromsignale, die der Verstärkerchip erzeugt, sind so beschaffen, daß sie im I/U-Wandler des Zählerchips in Zählpulse gewandelt werden können. Die Zählerchips sind außerdem in ausreichender Zahl verfügbar (vgl. Abschnitt 7.2.2). Deren Verwendung, auch für die Auslese der 64-Kanal-Verstärkerchips, steht also nichts entgegen. Wie in 5.3 beschrieben werden die seriellen Ein-/ Ausgänge der drei Zählerchips so miteinander verbunden, daß die Chips im Schiebemodus ein 5760-Bit-Schieberegister bilden.

Um die Betriebsspannungen und Steuersignale an die Auslesechips heranzuführen(bzw. die ausgelesenen Daten vom Zählerchip der weiteren Ausleseelektronik zuzuführen) befinden sich auf der Adapterplatine Leiterbahnen, die bis an die entsprechenden Anschlußpads der Chips heranführen. Auch hier wird der Kontakt zu den Chips direkt über Bonddrähte hergestellt. Die Spannungspulse, die für Testzwecke an die cal-Eingänge des Verstärkerchips gelegt werden können, gelangen an die entsprechende Leitung über eine LEMO-Buchse, die sich direkt auf der Adapterplatine befindet.

Alle übrigen Potential- und Datenleitungen[4]führen von den Chips zu Steckern für Flachbandkabel. Über diese Flachbandkabel sind Adapterplatine und ICC auf jeder Seite des Detektors miteinander verbunden.

6.2 Die Interconnectplatine(ICC)

Die ICC übernimmt folgende Funktionen im Detektoraufbau des Compton-Polarimeters:

- Aufbereitung der zwischen VME-Modul und Zählerchip ausgetauschten Daten,
- Weiterleitung der vom VME-Modul erzeugten Betriebspotentiale an die Adapterplatine,
- Erzeugung der differentiellen Schwellenpotentiale für die Verstärkerchips und deren Weiterleitung an die Adapterplatine,
- Bereitstellung einer LEMO-Buchse für die Beobachtung des ODER-Ausgangs der Zählerchips mit einem Oszilloskop.

Das Bestückungsschema der ICC ist in Abbildung 6.2 dargestellt.

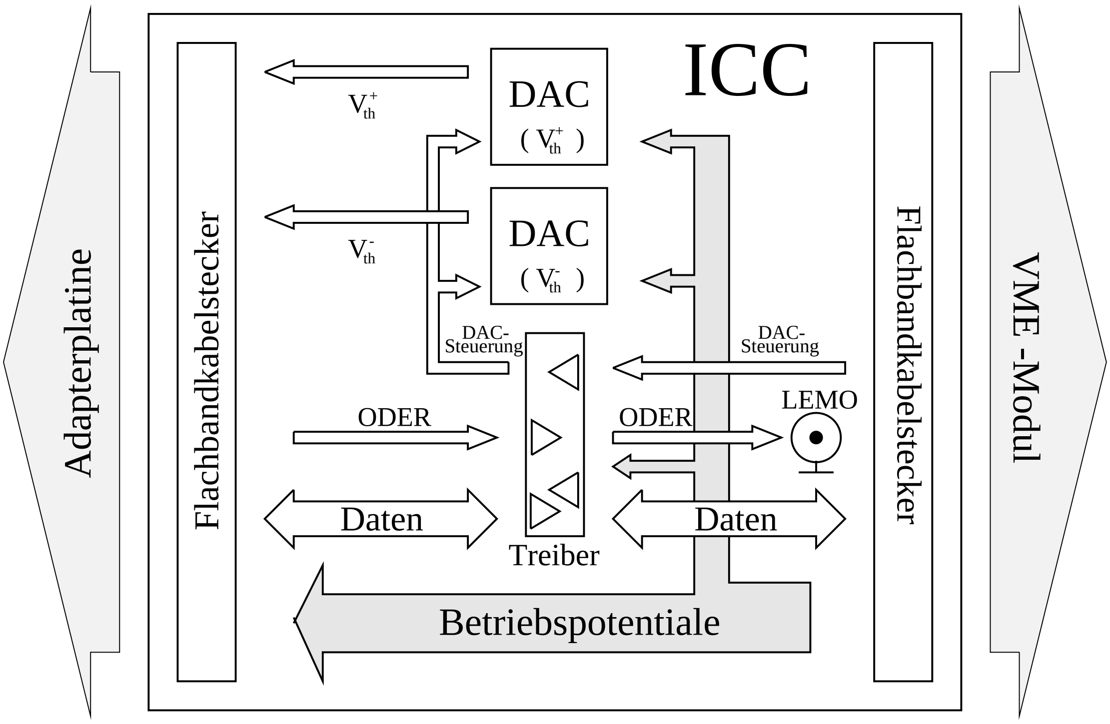


Abbildung 6.2: Schematischer Überblick über die Bestückung der ICC

Das VME - Modul stellt sowohl die meisten Betriebspotentiale für Detektor und Auslesechips als auch die vom Zählerchip benötigten Steuersignale zur Verfügung. Außerdem werden in ihm

---

[4] Mit 'Datenleitungen' werden ab jetzt alle Leitungen, über die Steuerdaten transportiert werden (z.B.:'Schieben/Zählen') und alle Leitungen, die Auslesedaten führen (serieller Ausgang und 'Oder-Ausgang' desZählerchips), bezeichnet.

die seriell ausgelesenen Bitmuster der Zähler weiterverarbeitet. Die potentialführenden Leitungen führen auf der ICC direkt vom linken zum rechten Stecker. Auf der Adapterplatine selbst werden jedoch alle Potentiale außer AGND und DGND, unmittelbar bevor sie an die Chips gelangen, über sogenannte Abblockkondensatoren mit den zu ihnen gehörenden Massepotentialen (AGND bzw. DGND) verbunden. Hierdurch wird erreicht, daß hochfrequente Potentialschwankungen, die der Gleichspannung überlagert sein können, nicht an die entsprechenden Eingänge der Chips gelangen.

Anders als die Betriebspotentiale werden die Rechtecksignale , die auf den Datenleitungen transportiert werden, auf einer längeren Leitung, wie der zwischen VME-Modul und ICC, stark geschwächt (durch parasitäre Kapazitäten zwischen den Leitungen und dem Massepotential). Zur Kompensierung dieser Signalabschwächung befinden sich an beiden Seiten des Flachbandkabels zwischen ICC und VME-Modul Kabeltreiber. Auf der ICC-Platine werden alle Datenleitungen über solche Treiber geführt. Auf der VME-Seite des Flachbandkabels befinden sich identische Kabeltreiber.

Diese Kabeltreiber sind aktive Bauelemente, die vom VME-Modul mit Betriebsspannungen (VDD und DGND) versorgt werden müssen.

In Abbildung 6.2 sind zwei Digital-Analog-Konverter (DACs) zu erkennen. Es handelt sich hierbei um 12-Bit-DACs mit denen analoge Ausgangsspannungen bis zu 4.095 V in Millivoltschritten einstellbar sind. Diese DACs werden zur Einstellung der differentiellen Komparatorschwellenpotentiale V_{th}^{+} und V_{th}^{-} am Verstärkerchip benutzt, die eine Differenz der Größenordnung 100 mV aufweisen werden. Mit diesen DACs wird somit eine Genauigkeit der Schwelleneinstellung in der Größenordnung von 1% erreicht. Die Höhe der DAC-Ausgansspannungen wird durch den Wert einer seriell in sie einzulesenden Dualzahl bestimmt. Auch die hierfür benötigten digitalen Signale (die Taktsignale für das serielle Einlesen und die Dualzahl) werden vom VME- Modul erzeugt und gelangen über die Treiber auf der ICC an die DACs.

Die ODER-Ausgänge der drei auf einer Adapterplatine befindlichen Zählerchips werden dort miteinander verbunden und über eine Leitung auf die ICC geführt. Diese wird nicht bis zum VME-Modul weitergeführt, da auf ihr keine für die spätere Datenanalyse verwertbaren Daten transportiert werden. Sie zeigt jeweils nur das Ausgangspotential eines bestimmten I/U-Wandlers an. In 5.3.2 wurde bereits gesagt, daß man dieses für die Optimierung der I/U-Wandler-Einstellung über ein Oszilloskop beobachten sollte. Auf der ICC-Platine wird das ODER-Signal, nach 'Auffrischung' in einem Treiber, an eine LEMO-Buchse geführt, an die man ein Oszilloskop anschließen kann. Diese 'Monitor'-Eigenschaft des ODER-Ausgangs wird ausschließlich für die Einstellungsoptimierung der Auslesechips benutzt, und die dafür benötigten Verstärkerchipsignale werden durch an die cal-Eingänge gelegte Spannungspulse erzeugt. Aus diesem Grund ist es unproblematisch, daß sich sowohl die LEMO-Buchse für die cal-Eingänge, als auch die LEMO-Buchse des ODER-Ausgangs während des eigentlichen Detektorbetriebs innerhalb des Aluminiumgehäuses befinden und somit nicht mehr zugänglich sind.

Kapitel 7

Erste Messungen

7.1 Bestimmung der Depletionsspannung des Streifendetektors

Die Bestimmung der Depletionsspannung ist durch die Aufnahme einer Kapazitäts-Spannungs-Kurve möglich. Hierbei wird die Bias-Spannung in kleinen Schritten, von 0 Volt ausgehend, langsam erhöht und dabei die Kapazität C_b zwischen einem p^+-Streifen und der Detektorrückseite gemessen. Mit zunehmender Bias-Spannung nimmt C_b solange ab, bis die volle Depletionsspannung erreicht ist, bei der sich C_b auf einen konstanten Wert einstellen wird.
Dieses Verhalten kann folgendermaßen erklärt werden: Solange die Bias-Spannung 0V beträgt, ist jeder p^+-Streifen durch eine dünne Depletionschicht, die durch Ladungsträgerdiffusion entsteht, von dem n-leitenden Detektorbereich getrennt (vgl. Abbildung 7.1A). p^+-Streifen und n-Zone bilden somit zwei Seiten eines Kondensators, die durch die, den p^+-Streifen umgebende, Depletionsschicht voneinander getrennt sind. Je dünner diese Schicht ist, desto größer ist die Kapazität

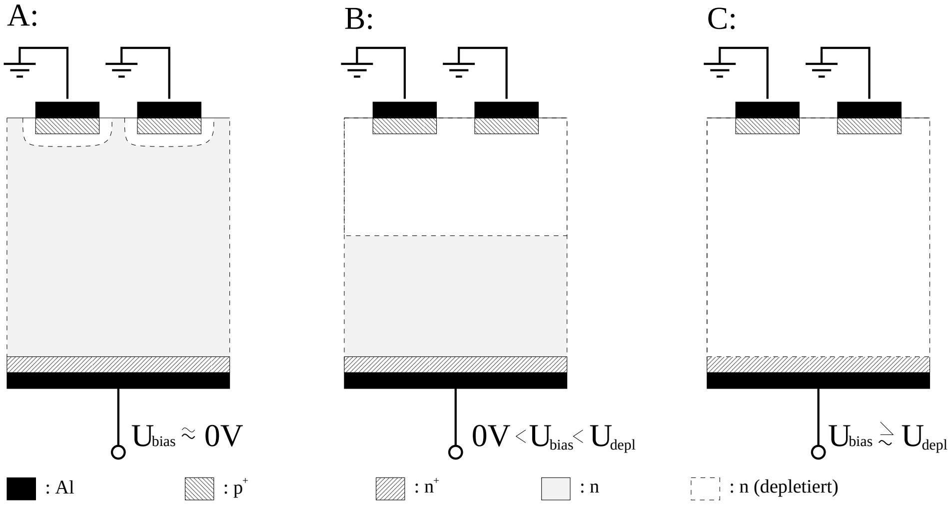


Abbildung 7.1: Zur Depletionsspannungsmessung durch Messung der Kapazitäts - Spannungs - Abhängigkeit

des Kondensators.
Durch Erhöhung der Bias-Spannung werden sich die Depletionsbereiche um die einzelnen Streifen vergrößern, und sich schließlich zu einer gemeinsamen Depletionsschicht vereinigen (vgl. Abbil-

dung 7.1B). Bei weiterer Erhöhung der Bias-Spannung wächst die Dicke der Depletionsschicht, wodurch die Kapazität weiter abnimmt. In diesem Spannungsbereich kann der Detektor idealisiert als Plattenkondensator aufgefaßt werden, dessen Platten durch die Depletionsschicht der Dicke d getrennt sind. Somit ist die Kapazität in diesem Bereich umgekehrt proportional zur Dicke der Depletionsschicht, die ihrerseits proportional zur Quadratwurzel der angelegten Biasspannung ist [Gru93]:

$$C_b \sim \frac{1}{d} \sim \frac{1}{\sqrt{U_{bias}}} \tag{7.1}$$

Wird schließlich die Depletionsspannung erreicht, so wächst die Depletionsschicht auch durch fortgesetzte Erhöhung der Bias-Spannung nicht weiter, so daß sich die Kapazität auf einen konstanten Wert einstellt (vgl. Abbildung 7.1 C).

Um nun eine C_b/U_{bias}-Kurve zur Bestimmung der Depletionsspannung des Detektors aufnehmen zu können, muß die Bias-Spannung zwischen p^+-Streifen und Unterseite des Detektors gelegt werden. Die hierfür benötigten elektrischen Verbindungen müssen wieder lösbar sein, da der Siliziumstreifendetektor erst später in den endgültigen Detektoraufbau eingebaut werden soll. Die für den endgültigen Aufbau verwendete Verbindungsmethode über Bonddrähte scheidet in diesem Fall aus, da die Entfernung von einmal angebrachten Bonddrähten oft zur Zerstörung des betreffenden Bondpads führt. Aus diesem Grund wurde die Aufnahme der C_b/U_{bias}-Kurve des Siliziumstreifendetektors auf einer Probe-Station durchgeführt. Auf einer Probe-Station werden elektrische Verbindungen zu Bauelementen der Mikroelektronik durch sehr spitze Metallnadeln geschaffen, die auf die Bondpads herabgelassen werden. Ein späteres Bonden auf den so kontaktierten Pads bleibt weiterhin möglich.

In Abbildung 7.2 ist eine Probe-Station skizziert. Das zu testende Bauteil (DUT[1]), in diesem Fall

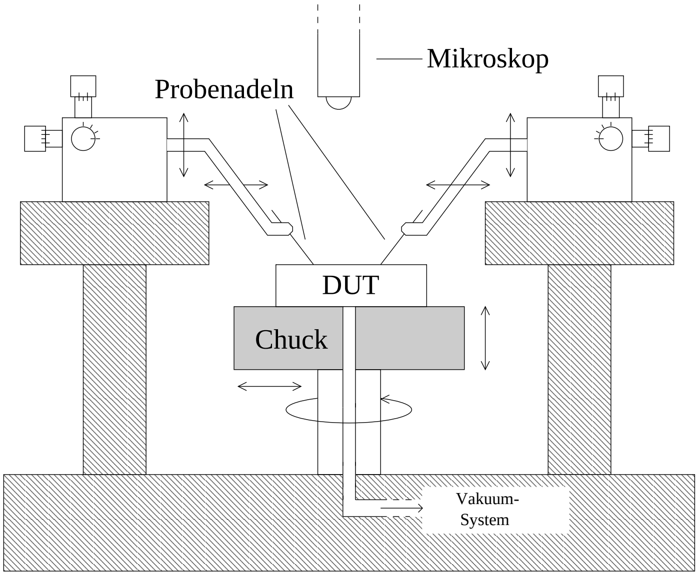


Abbildung 7.2: Aufbau einer Probe-Station (Skizze)

also der Siliziumstreifendetektor, befindet sich auf einem runden Metalltisch, dem sogenannten Chuck. Der Chuck ist mikrometergenau in allen drei Raumrichtungen verschiebbar und um seine Mittelachse drehbar. In der Mitte des Chucks befindet sich ein kleines Loch, das an ein Vakuumsystem angeschlossen ist und durch das das DUT an den Chuck angesaugt wird. Die Probenadeln

---

[1] **DUT** : **d**evice **u**nder **t**est

sind hier in einzelnen Nadelhaltern angebracht, die sich ihrerseits auf einem von zwei mechanisch stabilen Tischen befinden, die an zwei gegenüberliegenden Seiten des Chucks stehen. Die Nadelhalter erlauben über Mikrometerschrauben die Verschiebung der Nadel in allen drei Raumrichtungen. Die Positionierung der Nadeln kann über ein Mikroskop beobachtet werden.

Auf den beiden Tischen haben maximal 8 einzelne Nadelhalter Platz. Ist es für Testzwecke nötig mehr Bondpads zu kontaktieren, so müssen diese Nadeln in einer Probe-Card untergebracht werden. Eine Probe-Card muß speziell für das betreffende DUT entworfen werden, da sich auf ihr die Nadelspitzen in den Positionen, die durch die Anordnung der Bondpads vorgegeben sind, befinden.

Für die Messung der C_b/U_{bias}-Kurve wird der Chuck, der sich in leitendem Kontakt zur Detektorrückseite befindet, auf das Bias-Potential für die n-Seite gelegt. Auf das Bias-Potential für die p-Seite (negativ gegenüber dem n-Seiten-Potential) sollten möglichst alle p^+-Streifen des Detektors gelegt werden. Da der Siliziumstreifendetektor jedoch nicht über einen Bias-Ring verfügt, über den alle Streifen auf ein Potential gelegt werden können, wäre es hierfür nötig gewesen, zu jedem der 400 Streifen einen Nadelkontakt zu schaffen. Die Herstellung einer hierfür benötigten Probe-Card erschien jedoch als zu aufwendig. Daher wurde für die Messung ein Aufbau mit einzelnen Nadelhaltern gewählt, wodurch es allerdings nur möglich war, einen Teilbereich des Detektors zu depletieren.

Der gesamte Meßablauf zur Aufnahme der C_b/U_{bias}-Kurve erfolgte unter Verwendung einer regelbaren Spannungsquelle zur Bereitstellung der Bias-Spannung und eines Kapazitätsmeßgerätes. Beide Geräte wurden von einem Computer angesteuert und ausgelesen. Der Aufbau ist in Abbildung 7.3 skizziert.

Zu fünf benachbarten Detektorstreifen wurde über Probenadeln ein leitender Kontakt hergestellt.

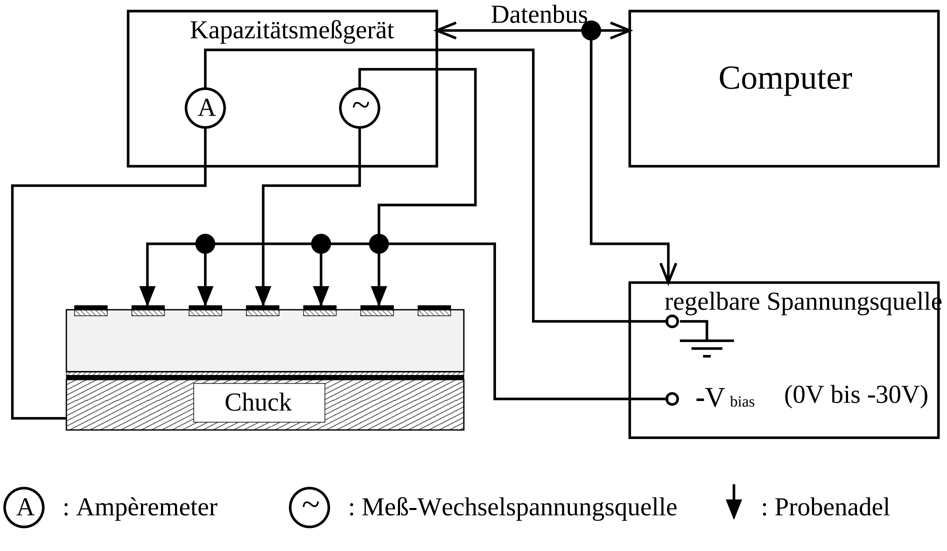


Abbildung 7.3: Aufbau zur Aufnahme der C_b/U_{bias} - Kurve

Die vier äußeren Streifen wurden auf das Potential eines Ausgangs der regelbaren Spannungsquelle gelegt. Das Potential des mittleren Streifens wurde durch eine Wechselspannungsquelle periodisch verändert. Der Chuck (und damit auch die Detektorrückseite) wurde über ein Ampèremeter des Kapazitätsmeßgerätes auf das Potential des anderen Ausgangs der Spannungsquelle gelegt, der intern mit der Gerätemasse verbunden war. Zwischen Detektorrückseite und p^+-Streifen wurde nun

die Biasspannung gelegt, die schrittweise erhöht wurde. Zur Messung der Kapazität zwischen dem mittleren Streifen und der Detektorrückseite nach jeder Spannungserhöhung wurde ein von dem Kapazitätsmeßgerät erzeugtes Wechselpotential bekannter Frequenz und Amplitude an den mittleren Streifen gelegt. Die Potentialänderung auf diesem Streifen wurde durch die Zwischenstreifenkapazitäten auf die Nachbarstreifen und durch die Kapazität zwischen dem Streifen und der Detektorrückseite auf die Detektorrückseite induziert. Der hierdurch erzeugte Ausgleichsstromfluß zwischen Detektorrückseite und Gerätemasse der Spannungsquelle wurde im Kapazitätsmeßgerät gemessen und dort (unter Kenntnis der Wechselspannung) in einen Kapazitätswert umgerechnet. Die Kapazitäten, die die Detektorrückseite mit den anderen Streifen bildet, wurden hierbei nicht mitgemessen, da zwischen diesen Streifen und der Detektorrückseite während der Messung das konstante Biaspotential lag. Auch die Zwischenstreifenkapazität hatte auf diese Messung keinen Einfluß , da der Ausgleichsstromfluß zwischen den äußeren Nadeln und der Spannungsquelle, der durch die Zwischenstreifenkapazität bestimmt war, nicht gemessen wurde.
Abbildung 7.4 zeigt eine auf diese Weise aufgenommene C_b/U_{bias}-Kurve. Die ebenfalls abgebildeten C_{str}-Werte wurden auf die gleiche Weise wie die C_b-Werte aufgenommen, wobei bei der C_{str}-Messung jedoch die mittlere Nadel leicht angehoben und somit der Kontakt zwischen der Nadel und dem Anschlußpad des betreffenden Streifens unterbrochen wurde. Der hierbei über den gesamten Spannungsbereich gleichbleibende Kapazitätswert von ca. 3 pF ist eine systematisch mitgemessene Streukapazität des Aufbaus und muß von den C_b-Werten abgezogen werden.

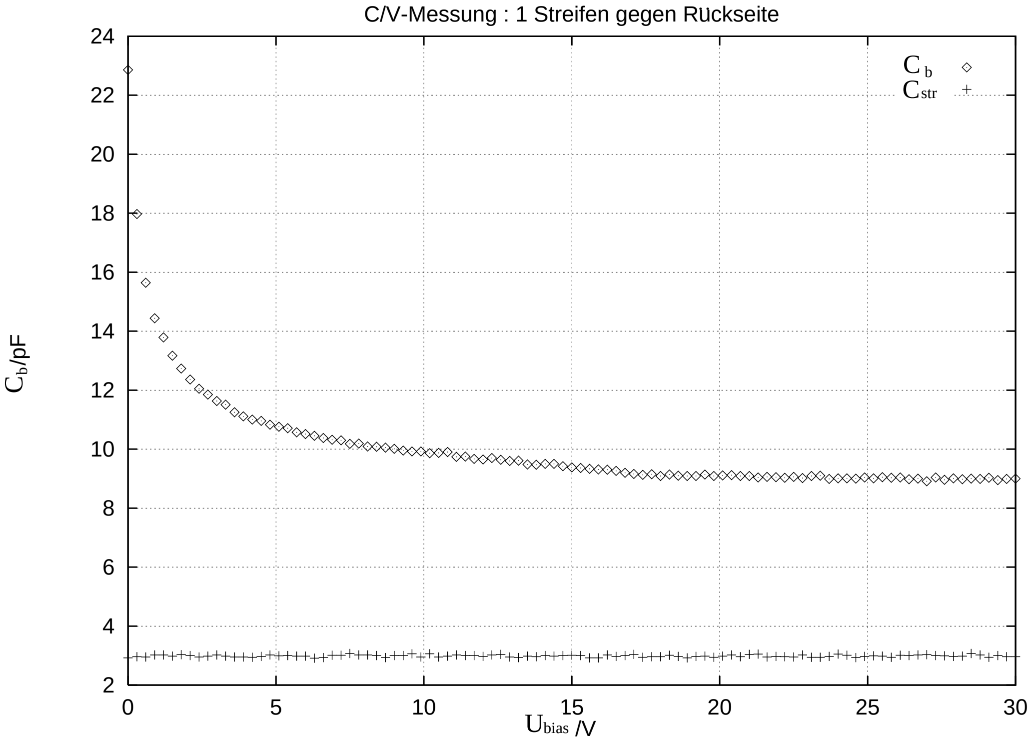


Abbildung 7.4: C_b/U_{bias} - Kurve

Man erkennt, daß auch mit nur 5 auf das Bias-Potential gelegten p^+-Streifen die C_b-Werte im oberen Bias-Spannungs-Bereich kaum noch abnehmen. Bei einer solchen Teildepletion des Detektors ist eine leichte Abnahme von C_b durch Erhöhung der Biasspannung auch nach Erreichen der Depletionsspannung zu erwarten, da sich die Depletionszone zu den Seiten hin weiter ausbreiten kann. Daß hier bereits die Depletionsspannung erreicht wurde erkennt man in einer Darstellung, die auf der Proportionalität zwischen Detektorkapazität und dem Kehrwert der Quadratwurzel der Bias-Spannung beruht (vgl: (7.1)), die für Bias-Spannungswerte unterhalb der Depletionsspannung gilt. Hierzu wurde in Abbildung 7.5 C_b^{-2} gegen die Biasspannung aufgetragen[2]. Man erkennt im mittleren Spannungsbereich einen linearen Zusammenhang zwischen C_b^{-2} und der Bias-Spannung, der bis zu einer Bias-Spannung von ca. 18 V gilt. Bei höheren Bias-Spannungen zeigen die C_b^{-2}-Werte eine deutlich geringere Abhängigkeit von der Bias-Spannung, da hier die Depletionsschicht nur noch zur Seite weiter wächst. Für niedrige Bias-Spannungen gilt der lineare Zusammenhang noch nicht, da hier die Depletionszonen um die einzelnen Streifen noch getrennt sind und somit die Betrachtung des Detektors als Plattenkondensator nicht mehr haltbar ist. Die Depletionsspannung des Detektors ergibt sich aus dieser Darstellung zu 18 V(± 2 V).

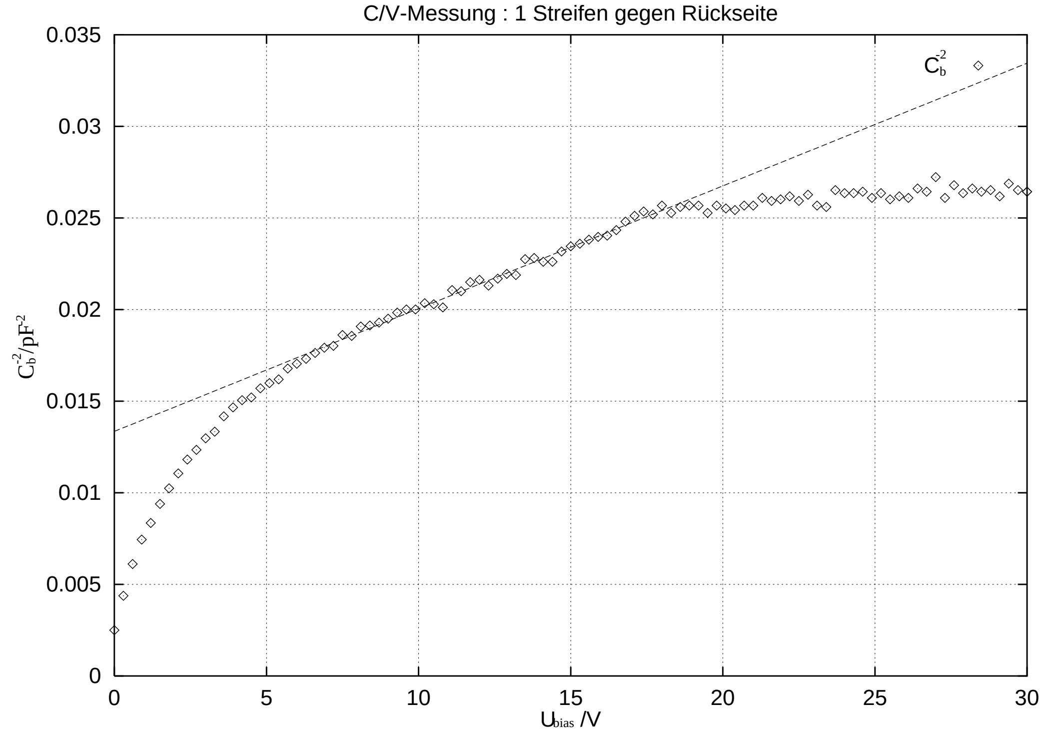


Abbildung 7.5: Zur Bestimmung der Depletionsspannung

Aus der beschriebenen C_b/U_{bias} Messung ergibt sich als Wert für C_b bei Anliegen der Depletionsspannung (nach Abzug der Streukapazität) ein Wert von $C_b \approx 6$ pF. Durch den Einfluß der seitlichen Begrenzung des depletierten Teilbereichs auf diese Messung ist dieser Wert jedoch höher als der Wert, der sich für die Kapazität eines p^+-Streifens gegenüber der Detektorrückseite bei vollständiger Depletion des Detektors durch alle Streifen ergäbe. Dieser Kapazitätswert wird auch Detektorkapazität C_d genannt. Eine Messung der Kapazität aller 5 Streifen gegen die Detektorrückseite ergab eine Gesamtkapazität von 12 pF bei Anliegen der Depletionsspannung. Diese Kapazität entspricht der Ersatzkapazität der Parallelschaltung von 5 Kondensatoren, die jeweils die Detektorkapazität haben, wobei allerdings auch hier der Wert durch den Einfluß der seitlichen Depletionszonenbegrenzung erhöht wurde. Aus dieser Messung ergibt sich eine obere Abschätzung für die Detektorkapazität von $C_d < 2.4$ pF (= 12/5 pF).

Dieser Wert liegt auch näher an dem Wert, den man erhält, wenn man den vollständig depletierten

---

[2] Von den gemessenen C_b-Werten ist hier bereits jeweils der Wert $C_{str} = 3$ pF abgezogen worden.

Siliziumstreifendetektor in erster Näherung wieder als Plattenkondensator ansieht, dessen Platten durch eine Schicht aus Silizium getrennt sind, die die Dicke der Depletionsschicht hat.
Für die Kapazität eines Plattenkondensators gilt:

$$C_{Platte} = \varepsilon_0 \varepsilon_r \frac{A}{d} \tag{7.2}$$

mit:

ε_0 = $8.86 \cdot 10^{-12}$ As/Vm (elektrische Feldkonstante)
ε_r : relative Dielektrizitätskonstante; für Silizium: $\varepsilon_r = 11.7$
A = 16 cm^2 (Kondensatorfläche; hier: Oberfläche des Siliziumstreifendetektors)
d = 300 μm (Plattenabstand: hier: Dicke der Depletionsschicht)

Diese Kapazität entspräche der Kapazität einer durchgehenden p-Oberfläche gegenüber der n-Seite, und beträgt 553 pF. Stellt man sich nun den Plattenkondensator in 400 gleiche Streifen zerschnitten vor, so entspricht C_{Platte} der Ersatzkapazität der Parallelschaltung dieser 400 Streifenkondensatoren. Die Kapazität eines einzelnen Streifenkondensators ergibt sich dann zu $C_{str} = C_{Platte}/400 \approx 1.4$ pF. Diese Kapazität kann als Abschätzung von C_d dienen. Denn einerseits ist ein p^+-Streifen nur ca. 40 μm breit und nicht 100 μm, wie in dieser Abschätzung, wodurch eine etwas geringere Kapazität zu erwarten wäre, andererseits 'sieht' dieser Streifen die gesamte Rückseite des Detektors und nicht nur einen Streifen der Fläche 100 μm × 4 cm, was eine höhere Kapazität erwarten läßt.
Es lassen sich folgende Ergebnisse der C_b/U_{bias}-Messung zusammenfassen:

- Die Depletionsspannung des Siliziumstreifendetektors beträgt (18 ± 2) V (Herstellerangabe: 25 V). Somit sollte eine Bias-Spannung von 25 V eine vollständige Depletion des Detektors gewährleisten.

- Für die Kapazität eines Detektorstreifens gegenüber der Detektorrückseite bei vollständiger Depletion des Detektors wurde eine obere Abschätzung von $C_d < 2.4$ pF gefunden.

7.2 Funktionsmessungen am Zählerchip

Der Zählerchip des Compton-Polarimeters ist eine Neuentwicklung. Eine solche Neuentwicklung muß, bevor sie in einem Aufbau, wie dem der Detektoreinheit des Compton-Polarimeters, eingesetzt werden kann, auf ihre Funktionsfähigkeit getestet und ihr Funktionsverhalten muß untersucht werden.
Die durchgeführten Testmessungen können unterschieden werden in:

- Messungen an einem fest in ein IC-Gehäuse eingebondeten Chip zur näheren Untersuchung der Chipeigenschaften,

- Auswahltests mit ungebondeten Chips auf einer Probestation, um defekte Chips von einer Weiterverwendung auszuschließen.

7.2.1 Tests zur Bestimmung charakteristischer Kenngrößen des Zählerchips

Ziel der Tests an dem fest in ein IC-Gehäuse eingebondeten Zählerchip war es, geeignete Betriebsparameter des Chips zu finden. Hierfür wurde das Zählen externer Taktsignale durch alle Zähler des Zählerchips getestet. Das IC-Gehäuse war auf einer Testplatine befestigt, die sich auf einem in der Bonner FAUST-Gruppe zum Test von Bauelementen der Mikroelektronik entwickelten Testboard [Wil94] [Krue95] befand. Dieses stellte die Verbindung zwischen der Testplatine und einem PC her, von dem die Testmessungen gesteuert wurden.

Die für diese Tests geschriebenen Programme bauten auf einer Zähltestroutine auf, die den Zählerchip dazu veranlaßte, bis zu einer vorgegebenen Zahl *ncounts* global (also parallel in allen Zählern) zu zählen und in der anschließend die ausgelesenen Bitmuster mit dem erwarteten, *ncounts* entsprechenden, Bitmuster verglichen wurden. Diese Routine wurde jeweils mehrmals durchlaufen. Traten bei einem dieser Durchläufe Abweichungen beim Bitmustervergleich auf, so wurde für den betreffenden Zähler ein Fehlerzähler um 1 erhöht. Die externen Taktsignale, die auf der Testplatine an den entsprechenden IC-Gehäuse-Anschluß gelangten, waren Rechteckpulse, deren 'Nullpotential' 0 V (=DGND) und deren 'Einspotential' 3.7 V betrug. Sie hatten eine Periodendauer von 8 μs bei einer Pulsweite von 4 μs. Durch den Einsatz eines Pulsgenerators konnten auch Pulse anderer Weite und Periodendauer an den Chip gelegt werden.
Bei den Tests wurden Betriebsparameter (Versorgungsspannung, Pulsweiten, etc.) variiert, wobei es in einigen Fällen zu Abweichungen zwischen ausgelesenen und erwarteten Bitmustern kam. Um beurteilen zu können, ob diese Abweichungen mit der Veränderung eines Parameters zusammenhingen, oder ob ein äußerer Störfaktor zu diesen Abweichungen geführt hat, wird der Beschreibung der Tests zunächst eine Charakterisierung der Abweichungen nach deren Ursachen vorangestellt:

Abweichungen durch Datenverlust in den Flip-Flops:

Am Ende von Abschnitt 5.3 wurde erklärt, wieso die in den Zählern eingesetzten dynamischen Flip-Flops durch Leckströme ihre Inhalte 'vergessen' können. Ein solcher Datenverlust wird sich im allgemeinen dadurch äußern, daß bei den ausgelesenen Bitmustern einige Bits eine 'Null' statt einer 'Eins' anzeigen und andere eine 'Eins' statt einer 'Null'[3]. Es ist nicht zu erwarten, daß dieser Datenverlust gleichzeitig in allen Bits auftritt, da die Leckströme der MOSFETs abhängig sind von den Prozeßparametern bei ihrer Herstellung und diese (vgl. Kapitel Verstärkerchip) an verschiedenen Stellen des Chips voneinander abweichen können. Werden den ausgelesenen Bitmustern nach der in 5.2 beschriebenen Methode Dezimalzahlen zugeordnet, so können diese um mehrere Größenordnungen von der Zahl der tatsächlich erfolgten externen Taktsignale abweichen. In der Anwendung des Zählerchips für das Compton-Polarimeter würde das Auftreten solcher Fehler zu einer Verfälschung der erhaltenen Histogramme führen.

Abweichungen durch Fehlzählungen:

Bei den Fehlzählungen kann man unterscheiden zwischen Fehlzählungen durch zu hohe Pulsfolgefrequenzen und Fehlzählungen durch Störpulse. Folgen zwei Taktpulse sehr dicht aufeinander, so kann dies zu verschiedenen Effekten führen. Es kann dazu kommen, daß kein Flip-Flop den zweiten Puls erkennt, so daß dieser nicht gezählt wird. Es ist aber auch möglich, daß, da die Flip-Flops nicht exakt gleich sind, nur einige auch bei dem zweiten Puls 'schalten', während andere ihn ignorieren. Die Flip-Flops arbeiten somit nicht mehr synchron, und es kommt zu Verschiebungen in den Bitmustern, die die Zählergebnisse verfälschen.
Tritt während der Zählphase auf der Taktleitung der Zähler ein Störpuls auf, so wird dieser von sämtlichen Zählern gezählt[4].

---

[3] Durch die invertierenden Flip-Flops der Schieberegister erscheint der Inhalt jedes zweiten Flip-Flops im ausgelesenen Bitmuster invertiert.

[4] Dies gilt allerdings nur, wenn der Störpuls nicht gleichzeitig mit einem 'echten' Zählpuls auftritt.

Abweichungen durch Auslesefehler:
Für eine fehlerlose serielle Auslese von Bitmustern aus einem Schieberegister müssen dessen Flip-Flops synchron schalten. Eine Störung dieser Synchronisation kann z.B. durch eine zu hoch gewählte Austaktfrequenz hervorgerufen werden.

Darüberhinaus müssen der externe Takt, der das Weiterschieben der Bitmuster veranlaßt, und die nachfolgende Ausleseelektronik miteinander synchronisiert sein. Eine Störung dieser Synchronisation kann ebenso durch eine zu hohe Austaktfrequenz hervorgerufen werden. Ein anderer möglicher Grund kann jedoch auch das Auftreten von Störpulsen sein. Führt ein während der Auslesephase eintreffender Störpuls auf der Taktleitung dazu, daß das Schieberegister seinen Inhalt um ein Bit weiterschiebt, während die nachfolgende Ausleseelektronik kein Signal zum Auslesen eines Bitinhalts erhält, so wird der Bitinhalt, der hierdurch am seriellen Ausgang anliegt, nicht ausgelesen. Alle nachfolgenden Bitmuster werden dabei um eine Stelle verschoben. In den Fehlerhistogrammen sind Auslesefehler dadurch erkennbar, daß ab dem Zähler, bei dessen Auslesen der (erste) Fehler auftrat, sämtliche Zähler einen Fehler anzeigen. Solche Auslesefehler führen im allgemeinen, wie die Fehler durch Datenverlust, zu erheblichen Abweichungen der den Zählerständen zugeordneten Zahlen von der tatsächlichen Zahl 'echter' Zählpulse. Eine Schwerpunktsbestimmung würde dann zu einem falschen Ergebnis führen .

7.2.1.1 Verzögerungstests

Die Leckströme, durch die es zu Fehlern durch Datenverlust kommen kann, nehmen mit steigendem Versorgungspotential VDD zu. Dies führt dazu, daß die Zeitspanne, über die ein Bitmuster behalten wird, mit zunehmender Spannung abnimmt.

Das Ziel der Verzögerungstests war es, bei verschiedenen Werten von VDD die Zeit herauszufinden, ab der es zum Datenverlust kommt.

Hierzu wurde in der Zähltestroutine eine Verzögerung (jeweils ein ganzzahliges Vielfaches einer Millisekunde) zwischen globalem Zählen und Auslesen der Zählerstände eingefügt. Sollte diese Verzögerung größer sein als die Datenverlustzeit einiger MOSFETs für die eingestellte Versorgungsspannung VDD, so führt der anschließende Bitmustervergleich zu einer Erhöhung der Fehlerzählerwerte für die Zähler, in denen diese MOSFETs enthalten sind. Die Zähltestroutine wurde jeweils 1000 mal durchlaufen. Hier ist zu beachten, daß Fehler, die durch Datenverlust entstanden sind, zunächst in einzelnen Kanälen auftreten. Treten Fehler bei einem Durchlauf in sämtlichen Zählern bzw. ab einer bestimmten Zählernummer in sämtlichen Zählern auf, so ist dies auf die Registrierung eines Störpulses während der Zählphase bzw. während der Auslesephase zurückzuführen (vgl. vorangehende Charakterisierung der Bitmusterabweichungen). Bei einer Spannung von VDD = 4.0 V traten bei 0 ms Verzögerung bei einem Durchlauf Fehler in sämtlichen Kanälen auf, bei einem weiteren Durchlauf zeigten alle Zählerkanäle ab Kanal 46 einen Fehler an. Die übrigen 998 Durchläufe verliefen fehlerlos. Die Vermutung, daß es sich hierbei um Fehler handelte, die durch Störpulse verursacht wurden und somit nicht durch Datenverlust entstanden sind, wurde dadurch bekräftigt, daß bei 1 ms Verzögerung keine Fehler festgestellt wurden. Mit 2 ms Verzögerung kam es zu ersten Fehlern durch Datenverluste, wobei zwei Zähler bei jedem der 1000 Durchläufe bis zum Auslesen die Inhalte jeweils eines Bits 'vergessen' hatten. Bei VDD = 4.0 V wäre also der Zählerchip während einer Zählphase mit Refresh-Pulsen zu versorgen, die einen Pulsabstand von höchstens einer Millisekunde haben dürften. Bei einer angelegten Spannung von VDD = 4.5 V erschienen bereits bei einer Pause von einer Millisekunde die ersten Datenverlustfehler. Hier wäre also eine Refresh-Frequenz von über einem Kilohertz nötig.

Bei niedrigeren Versorgungsspannungen zeigte sich wie erwartet, daß die Daten länger (z.B. bei VDD = 2.6 V bis zu 80 ms) in den Flip-Flops gehalten werden konnten.

7.2.1.2 Pulsweitentests

Während am externen Takteingang das 'Nullpotential' anliegt, sind die Zähler für die Ausgangssignale der I/U-Wandler unempfindlich[5]. Da der Zählerchip jedoch mit Refreshpulsen versorgt werden muß, ist es nicht möglich während der gesamten Zählphase eine 'Eins' an dem externen Takteingang zu legen. Durch einen Refreshpuls wird der externe Takteingang für die Zeit, die durch die Pulsweite vorgegeben ist, auf 'Null' gezogen. Deshalb muß zur Minimierung der Totzeiten während einer Zählphase das Verhältnis zwischen Pulsweite und Pulsabstand der Refreshpulse so klein wie möglich gewählt werden. Es ist deshalb notwendig zu wissen, wie groß die minimale Pulsweite ist, die der Zählerchip bei einer bestimmten Versorgungsspannung noch erkennt. Je kürzer die Schaltzeiten der Flip-Flops sind, desto kürzer dürfen auch die Pulsweiten sein. Da die Schaltzeiten der Flip-Flops mit der Versorgungsspannung abnehmen, ist zu erwarten, daß bei höheren VDD-Werten kürzere Pulse akzeptiert werden.

Zur Bestimmung dieser minimalen Pulsweiten wurde auch hier die Zähltestroutine benutzt. Allerdings wurde das auf dem Testboard erzeugte externe Taktsignal nicht an die Testplatine, sondern an den Triggereingang eines Pulsgenerators gelegt. Dieser lieferte dann Pulse einstellbarer Weite (die Pulsweite wurde mit einem Oszilloskop bestimmt), die als externe Taktsignale an den Zählerchip geführt wurden. Die minimale Pulsweite, die mit diesem Pulsgenerator einstellbar war, betrug 8 ns (± 0.5 ns). Bei dieser Pulsweite zählte der Chip mit einer Versorgungsspannung von VDD $\geq$ 4.5 V noch fehlerlos. Bei VDD = 3.5 V mußte die Pulsweite für fehlerloses Zählen mindestens 10 ns betragen und bei VDD = 2.7 V war eine minimale Pulsweite von 15 ns nötig.

7.2.1.3 Pulsabstandstests

Eine der wichtigsten Kenngrößen des Zählerchips ist der minimale Pulsabstand, den zwei aufeinanderfolgende Eingangssignale voneinander haben dürfen, um von den Flip-Flops der Zähler noch als *getrennt* erkannt zu werden. Hierdurch ist die maximale Zählrate und die minimale Auslesezeit festgelegt.

Zur Bestimmung dieser Kenngröße wurden an einen angebondeten Einzelkanaleingang (Zähler 39) 1000 von einem Pulsgenerator erzeugte Doppelpulse gelegt, bei denen sowohl Pulsabstand als auch Pulsweite variiert werden konnten. Die Pulsweite wurde jeweils auf die Hälfte des Pulsabstandes eingestellt. Bei dem anschließenden Bitmustervergleich wurde dann geprüft, ob der Zählerstand für Zähler 39 um den Wert 2000 höher war als die Zählerstände der anderen Zähler.

Die Messung ergab, daß bei VDD = 3.5 V Pulse mit einem Abstand $\leq 20ns$ noch getrennt verarbeitet wurden. Die maximale Pulsfolgefrequenz beträgt also mehr als 50 MHz . Mit dieser Frequenz können auch die externen Taktsignale zum Auslesen der Zählerstände an den Zählerchip gegeben werden. Hierdurch ergibt sich für die Zeit, die benötigt wird, um 3 hintereinander angeordnete Zählerchip seriell auszulesen, ein Minimalwert von ca. 120 μs $(3 \cdot 128 \cdot 15 \cdot 20ns)$. In der Kombination aus Verstärkerchip und Zählerchip wird die maximale Zählfrequenz durch den Verstärkerchip bestimmt, der eine Doppelpulsauflösung von 122 ns für 4 fC Eingangssignale hat.

7.2.1.4 Langzeittests

Bei einem unabgeschirmten Testaufbau war ein fehlerloses Zählen jeweils nur über Zeitspannen von wenigen Minuten möglich. Da jedoch ein dauerhafter fehlerfreier Betrieb des Zählerchips für das Compton-Polarimeter erforderlich ist wurde untersucht, ob eine Abschirmung des Aufbaus diese Zeitspannen erhöhen kann.

---

[5] Der externe Takteingang ist invertierend.

Hierzu wurde das Testboard mit der Testplatine und der größte Teil des Flachbandkabels, das Testboard und PC miteinander verband, in einem geschlossenem Aluminium-Gehäuse untergebracht.
Mit dieser Abschirmung zählte der Zählerchip mehrmals über Zeitspannen von über zehn Stunden fehlerlos (in dieser Zeit durchlief der Zählerchip jeweils ca. 500000 Zähl/Auslese Zyklen).
In Zähltests, bei denen ein Zählerchip auf einem Prototyp der Adapterplatine angebracht war, zählte dieser auch ohne weitere Abschirmung fehlerlos. Auf der Adapterplatine befinden sich Abblockkondensatoren in unmittelbarer Chipnähe. Diese befanden sich bei den Tests mit dem in einem IC-Gehäuse untergebrachten Chip außerhalb des IC-Gehäuses auf der Testplatine, wodurch hier die Wechselspannungsunterdrückung auf den Versorgungsspannungseingängen nicht die Güte erreichen konnte wie im Adapterplatinenaufbau. Dies deutet darauf hin, daß die Störpulse über die Spannungsversorgungsleitungen an die Taktleitungen gelangten.

7.2.2 Tests ungebondeter Chips auf der Probestation

Die örtlichen Unterschiede in den Prozeßparametern bei der Herstellung von Mikrochips können dazu führen, daß einzelne Chips für den späteren Gebrauch ungeeignet sind. Um festzustellen, welche Zählerchips für den Einsatz im Compton-Polarimeter in Frage kommen, mußten die Chips auf einer Probestation getestet werden. Hier wurde lediglich das globale Zählen getestet.
Ein Aufbau, bei dem der Kontakt zu einem Chip über Probenadeln auf einer Probestation hergestellt wird, weist gegenüber der Kontaktierung des Chips durch Einbonden in ein IC-Gehäuse bzw. auf eine Adapterplatine folgende Mängel auf:

- Der Kontakt zwischen Nadel und Pad kann durch geringe Erschütterungen unterbrochen werden.
- Der Eingangswiderstand ist größer als bei einem Bondkontakt und kann zudem beim Test verschiedener Chips durch Änderung des Auflagedruckes und der Auflagefläche der Nadel stark variieren.
- Ein Anbringen von Abblockkondensatoren in Chipnähe ist nicht möglich.
- Eine Abschirmung des Aufbaus gegenüber elektrischen Störpulsen ist nicht, bzw. nur mit sehr hohem Aufwand, möglich.

Bei den Probestationtests zählten somit auch funktionsfähige Chips nur phasenweise fehlerlos, wobei diese Phasen jedoch häufig durch äußere Störeinflüsse, gegen die der Aufbau sehr empfindlich war, unterbrochen wurden.
Defekte Chips konnten hingegen eindeutig ausgemacht werden, da die aus ihnen ausgelesenen Bitmuster nur aus 'Nullen' oder 'Einsen' bestanden, was auf mindestens ein defektes Flip-Flop in ihren Zählern schließen läßt. Es wurden insgesamt 26 Zählerchips auf der Probestation getestet. Hiervon waren 18, soweit feststellbar, funktionsfähig, 8 erwiesen sich als defekt.

Kapitel 8

Zusammenfassung

An der Bonner Elektronen-Beschleunigeranlage ELSA wird ein Compton-Polarimeter aufgebaut, mit dem die transversale Polarisation des in ELSA gespeicherten Elektronenstrahls gemessen werden soll.
Für die ortsauflösende Detektion der Rückstreuphotonen wird eine Kombination aus Konverterplatte und Siliziumstreifendetektor eingesetzt werden. Die Ladungspulse, die in den Streifen des Siliziumstreifendetektors durch ein ionisierendes Teilchen entstehen, werden in Verstärkerchips ladungsintegrierend verstärkt und einer Schwellendiskrimination unterzogen. Jedem Streifen des Siliziumstreifendetektors ist hierbei ein Verstärkerchipkanal zugeordnet. Übersteigt die Signalhöhe in einem Kanal den von außen am Chip einstellbaren Schwellenwert, so wird am Ausgang des Verstärkerchipkanals ein Stromsignal erzeugt welches von dort an den Eingang eines Verarbeitungskanals eines Zählerchips gelangt.
Der Zählerchip ist eine Neuentwicklung aus dem FAUST-Labor des Bonner Physikalischen Institutes. Mit einem dieser Chips wurden im Rahmen dieser Diplomarbeit Testmessungen in Hinblick auf dessen Eignung für einen Einsatz im Compton-Polarimeter durchgeführt. Die Verarbeitung der erwarteten Zählraten wird mit diesem Chip bei vernachlässigbarem Datenverlust möglich sein. Voraussetzung hierfür ist jedoch eine Abschirmung des Detektoraufbaus vor hochfrequenten elektromagnetischen Wechselfeldern, die durch den Beschleunigerbetrieb in ELSA auftreten.
Zur Bestimmung der Zählerchips, die für einen späteren Einsatz im Compton-Polarimeter geeignet sind, wurden auf einer Probe-Station zerstörungsfreie Tests an einer Anzahl ungebondeter Chips durchgeführt.
Die Adapterplatine und die Interconnectplatine des Detektoraufbaus wurden entworfen und liegen als Prototypen vor.
Der Siliziumstreifendetektor wurde spezifiziert und beschafft. Für diesen wurde die Depletionsspannung sowie eine obere Abschätzung der Detektorkapazität experimentell bestimmt.
Zur Fertigstellung des Detektors muß das VME-Modul entwickelt und der mechanische Aufbau des Detektors vorgenommen werden.

Anhang A

Der Stromspiegel

Eine ideale Stromquelle liefert einen von der Last unabhängigen konstanten Strom. In der Praxis ist dieses Idealbild nicht erreichbar, jedoch gibt es elektronische Schaltungen, die über einen großen Lastbereich einen nur gering variierenden Strom bereitstellen. Ein Beispiel für eine solche Schaltung ist der Stromspiegel [Tie93]. Abbildung A.1 zeigt einen aus zwei gleichen bipolaren npn-Transistoren aufgebauten Stromspiegel.

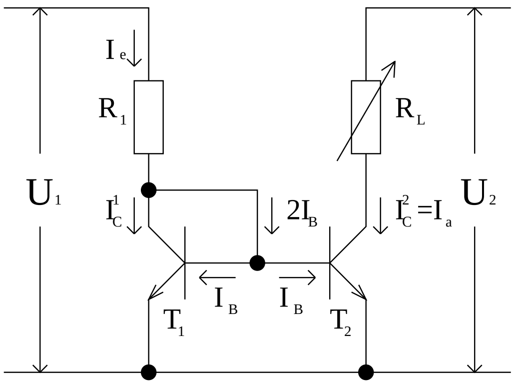


Abbildung A.1: Stromspiegel aus zwei gleichen bipolaren npn-Transistoren

Beim primärseitigen Transistor T1 sind Kollektor und Basis miteinander verbunden. Ist die Spannung U_1 größer als die für einen bipolaren Transistor charakteristische Kollektor-Emitter-Sättigungsspannung U_{CE}^{sat} (s.u.), und der Widerstand R_1 klein im Vergleich zum Sperrwiderstand R_{CE} des Transistors , so wird sich T1 auf einen Arbeitspunkt einstellen, bei dem gilt: $U_{CE} = U_{BE} > U_{CE}^{sat}$.

U_{CE}^{sat} ist die Spannung, bei welcher bei vorgegebenem Basisstrom I_B der Kollektorstrom I_C in Sättigung geht und sich zum Basisstrom im Verhältnis der Stromverstärkung des Transistors $B := I_C/I_B$ einstellt. U_{CE}^{sat} beträgt typischerweise ca. 0.2 V, und B liegt bei ca. 100. Hat sich dieser Zustand eingestellt, so fließt in den Kollektor des Transistors T1 der Strom $I_C^1 = I_e - 2I_B$. Solange die Kollektor-Emitter-Spannung beim zweiten Kollektor größer ist als U_{CE}^{sat}, wird auch in dessen Kollektor, in guter Näherung, der Strom $I_a = I_C^2 = I_e - 2I_B$ fließen. Setzt man nun für I_B den Wert I_a/B ein, so erhält man für das Verhältnis zwischen sekundärseitigem Ausgangsstrom I_a und primärseitigem Eingangsstrom I_e:

$$I_a = \frac{B}{B+2} I_e \approx I_e \tag{A.1}$$

Die obige Gleichung ist gültig, wenn die Kollektor-Emitter-Spannung U_{CE} des Sekundärtransistors T2 in einem Bereich liegt, in dem der Kollektorstrom praktisch unabhängig von U_{CE} ist, in dem also der differentielle Ausgangswiderstand $r_{\mathrm{CE}} = \left.\frac{\partial U_{CE}}{\partial I_C}\right|_{I_B=\mathrm{const}}$ groß (typischerweise > 10 keV) ist. U_{CE} muß also größer als U_{CE}^{sat} und kleiner als U_{CE}^{max} sein, wobei U_{CE}^{max}, die Spannung bei der r_{CE} stark abnimmt, i.a. deutlich größer als 10 V ist. Um ein Gefühl für den Widerstandsbereich zu bekommen, in dem R_L liegen darf, damit der Stromfluß durch ihn nahezu lastunabhängig ist, soll hier ein Beispiel gegeben werden. Für die Stromspiegelschaltung soll gelten:

$U_{CE}^{sat} = 0.2$ V

$U_{CE}^{max} > 10$ V

$I_a = 5$ mA

$U_2 = 10$ V

Hieraus ergibt sich sofort, daß für den minimalen Lastwiderstand $R_L^{min} = 0$V gilt. Der maximale Lastwiderstand ergibt sich aus der Forderung, daß sekundärseitig $U_{CE} > U_{CE}^{sat}$ gelten muß. Dies führt auf die Forderung für R_L:

$$R_L < \frac{U_2 - U_{CE}^{sat}}{I_a} = \frac{9.8 \text{ V}}{5 \text{ mA}} \approx 2 \text{ k}\Omega \tag{A.2}$$

Über einen Lastbereich von $0\ \Omega \leq R_L < 2\ \text{k}\Omega$ liefert der Stromspiegel also einen nahezu lastunabhängigen Strom $I_a = 5$ mA.

Anhang B

Zeichnungen

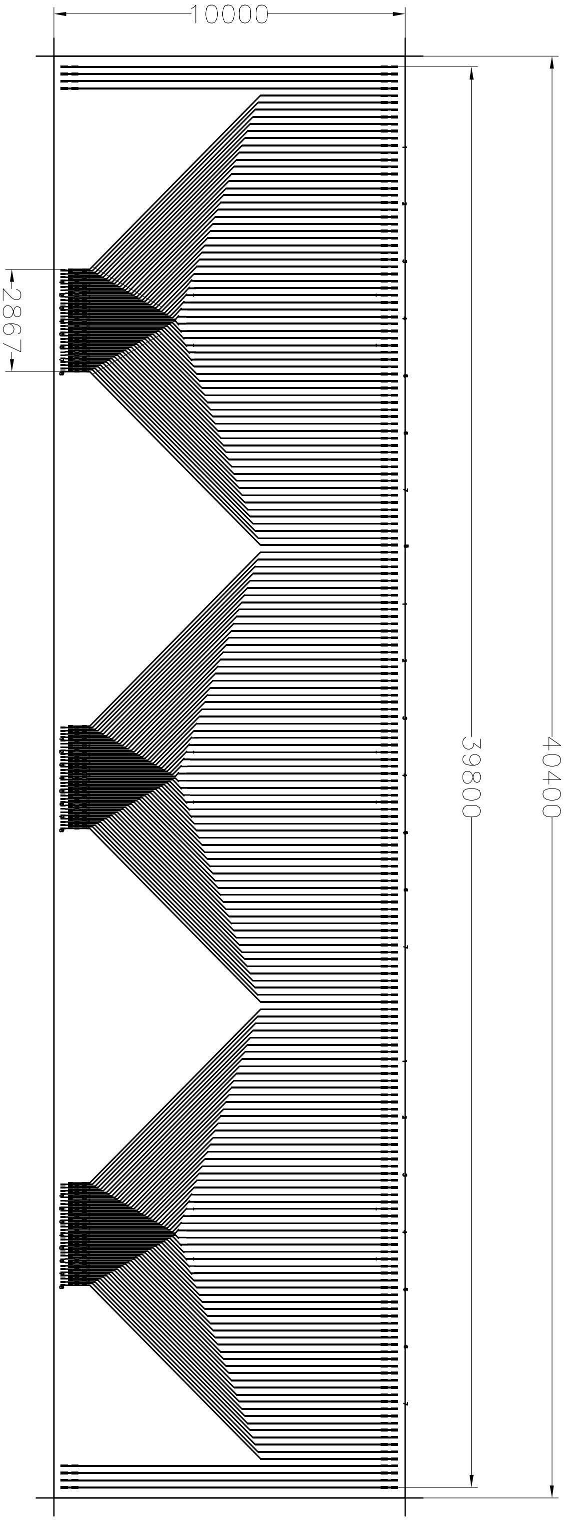


Abbildung B.1: **Der Pitchadapter:** Links werden die drei Verstärkerchips, rechts der Siliziumstreifendetektor angebondet. Die einzelnen Leiterbahnen im Bereich der Verstärkerchips können bei diesem Bild nicht aufgelöst werden. (Maßangaben in μm)

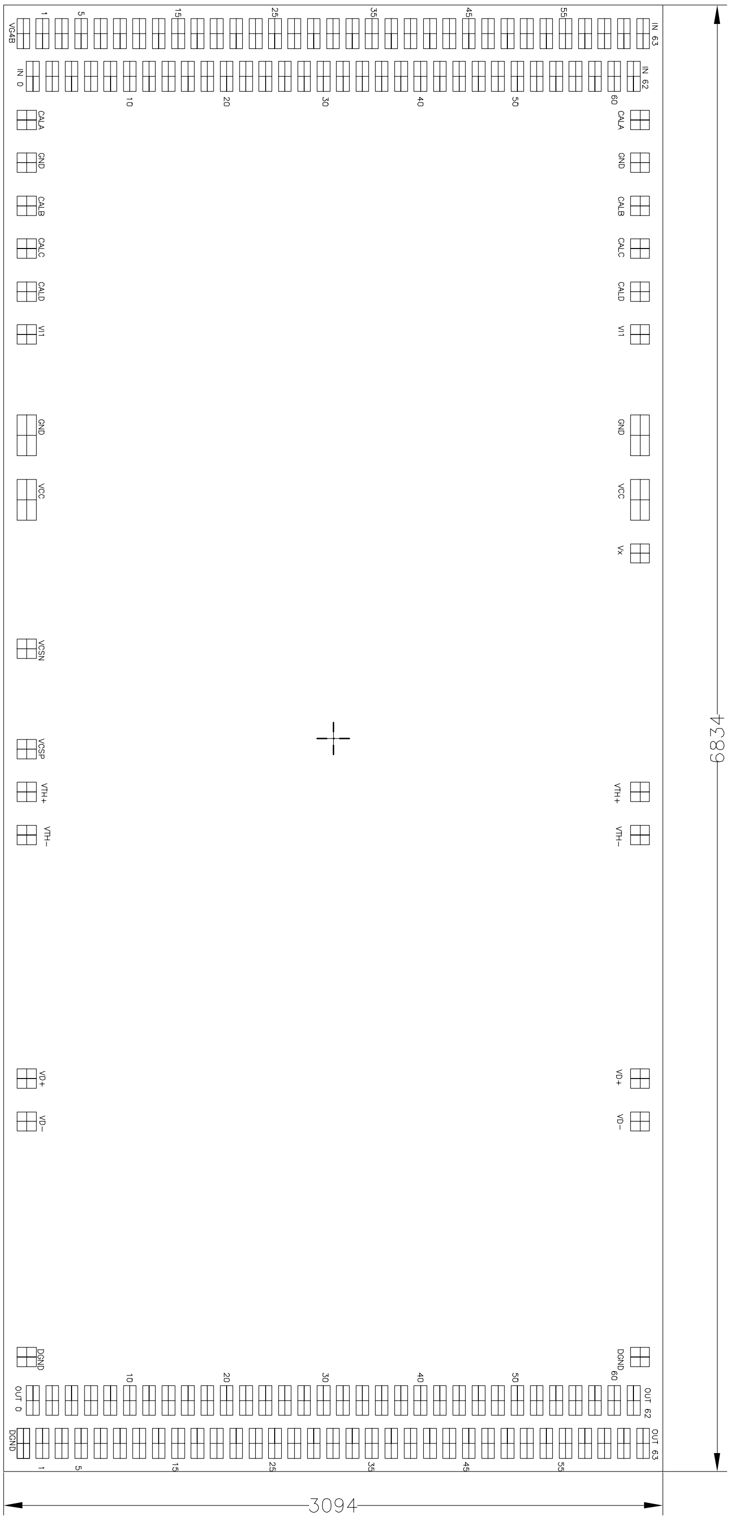
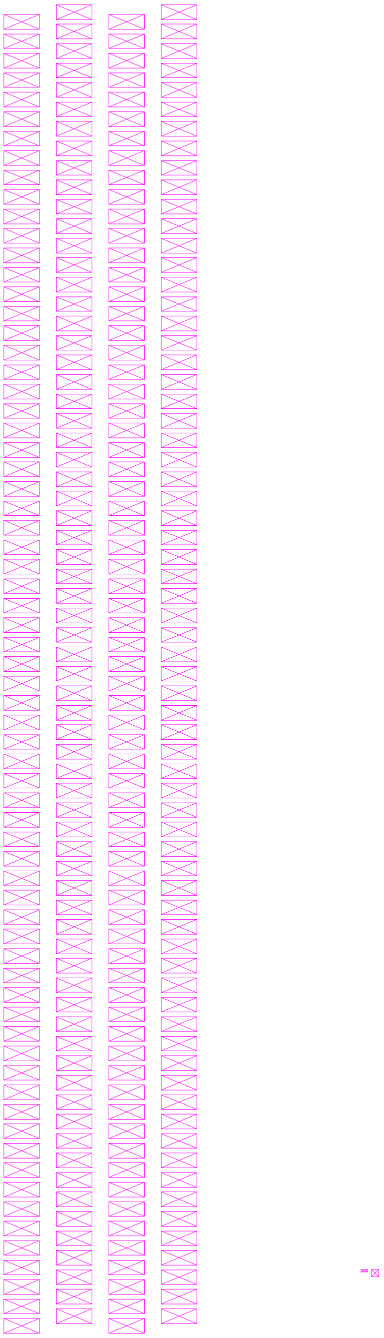


Abbildung B.2: **Der Verstärkerchip:** Oben sind die Eingangspads, unten die Ausgangspads. Rechts und links befinden sich die Anschlußpads für die Versorgungs- und Schwellenpotentiole, sowie für die Testsignale (CAL - Eingänge). Die seitlichen Pads werden nur an einer Seite angeschlossen. (Maßangaben in μm)



Literaturverzeichnis

[Cac87] M.Caccia e.a.: *A Si strip detector with integrated coupling capacitors,* Nuclear Instruments and Methods in Physics Research A260(1987), S.124-131

[Doll] D. Doll: Promotion an der Universität Bonn (in Vorbereitung)

[Fis96] P.Fischer: *An area efficient 128 channel counter chip,* Nuclear Instruments and Methods in Physics Research A378(1996), S.297-300

[Gru93] C.Grupen: *Teilchendetektoren,* B.I.Wissenschaftsverlag, 1993

[Ham95] F.Hamburger: *Detektorkonzept für das Laserpolarimeter an ELSA,* Diplomarbeit an der Universität Bonn, BONN-IB-95-10, 1995

[Hor89] P.Horowitz, W.Hill: *The art of electronics,* Cambridge University Press, Cambridge 1989, S.655-660

[Hor91] R.Horisberger: *Solid State Detectors,* PSI-PR-91-38, Villingen 1991

[Jes93] R.Jessenberger: *Erarbeitung analytischer Zusammenhänge zur Beschreibung polarisierter Teilchenstrahlen in Beschleunigern und deren Anwendung auf das Kühlersynchrotron COSY,* Dissertation an der Universität Bonn, 1993

[Kip94] I.Kipnis, H.Spieler, T.Collins : *An analog front-end-bipolar-transistor integrated circuit for the SDC silicon tracker,* IEEE Trans. on Nucl. Sci. Vol.41, No.4 (Aug. 1994) S.1095-1103

[Krue95] H.Krüger: *Untersuchungen an einem Auslesechip für Silizium-Streifendetektoren im ATLAS-Experiment,* Diplomarbeit an der Universität Bonn, BONN-IB-95-42, September 1995

[Kug96] T.Kugelmeier: *Entwicklung einer Datenerfassung für hochauflösende Streifendetektoren zum Einsatz in autoradiographischen Anwendungen,* Diplomarbeit an der Universität Bonn, Juli 1996

[Leo87] W.R.Leo: *Techniques for nuclear and particle physics experiments,* Springer Verlag, 1987

[Lip54] F.W.Lipps, H.A.Tolhoek: *Polarization phenomena of electrons and photons II,* Physica XX, 1954, S.395-405

[Mue79] R.Müller: *Halbleiter-Elektronik, Band 15: Rauschen,* Springer-Verlag 1979

[PDG94] The Particle Data Group: *Review of particle properties,* Physical Review D50, S. 1173 f.f., 1994

[Rai94] B.A.Raith: *Bau eines Teststrahl-Teleskops aus doppelseitigen Silizium-Streifendetektoren,* Diplomarbeit an der Universität Bonn, BONN-IB-94-36, November 1994

[Tie93] U.Tietze,Ch.Schenk: *Halbleiter-Schaltungstechnik,* Springer-Verlag, 10.Auflage, 1993

[Wat62] E.J.Watson: *Primitive polynomials (Mod2),* Math. Comp. v. 16, 1962, S.368-369

[Wil94] M.Wilke: *Untersuchungen an selbsttriggernden Auslesechips für Silizium-Mikrostreifenzähler,* Diplomarbeit an der Universität Bonn, BONN-IB-94-27, September 1994

Dank

Herrn Prof. Dr. B. Schoch danke ich für die Bereitstellung des Themas und die Betreuung meiner Diplomarbeit.
Herrn Prof. Dr. N. Wermes danke ich für die Übernahme des Korreferats und dafür, daß er mir ermöglicht hat einen Arbeitsplatz im FAUST-Labor einzurichten.
Ein großes Dankeschön geht an Wolfgang Hillert, Dietmar Doll, Peter Fischer und Hans Krüger, die meine Arbeit betreut haben und mir immer mit Tips und Anregungen zur Seite standen.
Für das gute Arbeitsklima und die Unterstützung bei allen Problemen danke ich den Mitgliedern der ELAN-Gruppe und der FAUST-Gruppe.
Schließlich bedanke ich mich ganz besonders herzlich bei meinen Eltern, die mich während meines gesamten Studiums moralisch und finanziell unterstützt haben.